

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-215108

(43)Date of publication of application : 31.07.2002

(51)Int.Cl.

G09G 3/36
G02F 1/133
G09G 3/20

(21)Application number : 2001-008322

(71)Applicant : NEC CORP

(22)Date of filing : 16.01.2001

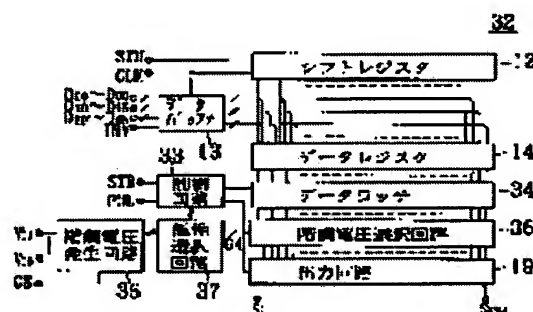
(72)Inventor : HASHIMOTO YOSHIHARU

(54) METHOD AND CIRCUIT FOR DRIVING LIQUID CRYSTAL DISPLAY, AND PORTABLE ELECTRONIC EQUIPMENT

(57)Abstract:

PROBLEM TO BE SOLVED: To reduce power consumption, to decrease a packaging area and packaging components, and to obtain high picture quality, in the case of performing line reverse driving and frame reverse driving of a liquid crystal display having a small screen.

SOLUTION: The method for driving this liquid crystal display is through outputting display data D00-D05, D10-D15, D20-D25 as they are or inverted, based on a polarity signal POL inverted in each horizontal period, and also selecting a plurality of gradation voltages of either of the positive and negative polarities set to be suitable for the applied voltages-transmittance characteristics for the positive and negative polarities of the liquid crystal display, selecting a piece of gradation voltage from a plurality of the gradation voltages for the selected polarity based on the non-inverted or inverted display data D'00-D'05, D'10-D'15, D'20-D'25, and applying the one selected voltage to the corresponding data electrodes as the data signals S1-S528.



LEGAL STATUS

[Date of request for examination]

21.12.2001

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2002-215108

(P2002-215108A)

(43) 公開日 平成14年7月31日 (2002.7.31)

(51) Int.Cl.	識別記号	F I	テームト(参考)
G 0 9 G 3/36		G 0 9 G 3/36	2 H 0 9 3
G 0 2 F 1/133	5 5 0	G 0 2 F 1/133	5 5 0 5 C 0 0 6
	5 7 5		5 7 5 5 C 0 8 0
G 0 9 G 3/20	6 1 1	G 0 9 G 3/20	6 1 1 A
	6 1 2		6 1 2 F

審査請求 有 請求項の数14 O L (全 29 頁) 最終頁に続く

(21) 出願番号 特願2001-8322(P2001-8322)

(22) 出願日 平成13年1月16日 (2001.1.16)

(71) 出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72) 発明者 橋本 義春

東京都港区芝五丁目7番1号 日本電気株式会社内

(74) 代理人 100099830

非理士 西村 征生

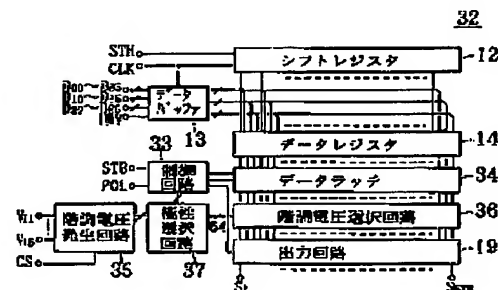
最終頁に続く

(54) 【発明の名称】 液晶ディスプレイの駆動方法、その回路及び携帯用電子機器

(57) 【要約】

【課題】 表示画面が小さい液晶ディスプレイをライン反転駆動やフレーム反転駆動する場合、消費電力の低減、実装面積や実装部品の削減をし、高品質の画質を得る。

【解決手段】 この液晶ディスプレイの駆動方法は、1 水平同期周期ごとに反転する極性信号 P O L に基づいて、表示データ D₀₀ ~ D_{0s}、D₁₀ ~ D_{1s}、D₂₀ ~ D_{2s} をそのまま又は反転して出力するとともに、液晶ディスプレイの正極性及び負極性の印加電圧-透過率特性に適合すべく設定された正極性及び負極性のいずれかの極性用の複数の階調電圧を選択し、そのまゝの又は反転した表示データ D'₀₀ ~ D'_{0s}、D'₁₀ ~ D'_{1s}、D'₂₀ ~ D'_{2s} に基づいて、選択した極性用の複数の階調電圧から 1 個の階調電圧を選択し、選択した 1 個の階調電圧をデータ信号 S₁ ~ S_{s20} として対応するデータ電極に印加する。



(2)

特開2002-215108

1

2

【特許請求の範囲】

【請求項1】 行方向に所定間隔で設けられた複数本の走査電極と列方向に所定間隔で設けられた複数本のデータ電極との各交点にそれぞれ液晶セルが配列された液晶ディスプレイの前記複数本の走査電極に走査信号を順次印加するとともに、前記複数本のデータ電極にデータ信号を順次印加して前記液晶ディスプレイを駆動する液晶ディスプレイの駆動方法であって、

1 水平同期周期ごと又は1 垂直同期周期ごとに反転する極性信号に基づいて、デジタル映像データをそのまま出力するか、あるいは反転して出力し、

前記極性信号に基づいて、前記液晶ディスプレイの正極性の印加電圧に対する透過率特性及び負極性の印加電圧に対する透過率特性に適合するように予め設定された正極性用の複数個の階調電圧及び負極性用の複数個の階調電圧のいずれか一方の極性用の複数個の階調電圧を選択し、

そのまのデジタル映像データ又は反転したデジタル映像データに基づいて、選択した極性用の複数個の階調電圧の中からいずれかの1 個の階調電圧を選択し、選択した1 個の階調電圧を前記データ信号として対応するデータ電極に印加することを特徴とする液晶ディスプレイの駆動方法。

【請求項2】 1 水平同期周期の略中央の所定期間だけ前記選択した1 個の階調電圧を増幅して前記データ信号として対応するデータ電極に印加し、前記略中央の所定期間以降の期間では前記選択した1 個の階調電圧をそのまま前記データ信号として対応するデータ電極に印加することを特徴とする請求項1 記載の液晶ディスプレイの駆動方法。

【請求項3】 消費電力を削減するために前記デジタル映像データを反転する代わりに反転されるデータ反転信号と、前記極性信号との論理の組み合わせに基づいて、前記デジタル映像データをそのまま出力するか、あるいは反転して出力するかを決定することを特徴とする請求項1 又は2 に記載の液晶ディスプレイの駆動方法。

【請求項4】 行方向に所定間隔で設けられた複数本の走査電極と列方向に所定間隔で設けられた複数本のデータ電極との各交点にそれぞれ液晶セルが配列された液晶ディスプレイの前記複数本の走査電極に走査信号を順次印加するとともに、前記複数本のデータ電極にデータ信号を順次印加して前記液晶ディスプレイを駆動する液晶ディスプレイの駆動回路であって、

1 水平同期周期ごと又は1 垂直同期周期ごとに反転する極性信号に基づいて、デジタル映像データをそのまま出力するか、あるいは反転して出力するデータラッチと、前記液晶ディスプレイの正極性の印加電圧に対する透過率特性及び負極性の印加電圧に対する透過率特性に適合するように予め設定された正極性用の複数個の階調電圧及び負極性用の複数個の階調電圧を発生する階調電圧発

生回路と、

前記極性信号に基づいて、前記正極性用の複数個の階調電圧又は前記負極性用の複数個の階調電圧のいずれか一方の極性用の複数個の階調電圧を選択する極性選択回路と、

そのまのデジタル映像データ又は反転したデジタル映像データに基づいて、選択した極性用の複数個の階調電圧の中からいずれかの1 個の階調電圧を選択する階調電圧選択回路と、

選択された1 個の階調電圧を前記データ信号として対応するデータ電極に印加する出力回路とを備えてなることを特徴とする液晶ディスプレイの駆動回路。

【請求項5】 前記階調電圧発生回路は、同一の抵抗値を有し、縦続接続された複数個の抵抗と、外部に設けられた階調電圧から供給される最高電圧又は内部の電源電圧のいずれか一方を選択的に前記複数個の抵抗の一端に供給する第1 のスイッチと、

前記階調電圧源から供給される最低電圧又は内部の接地電圧のいずれか一方を選択的に前記複数個の抵抗の他端に前記第1 のスイッチと連動して供給する第2 のスイッチとを備え、

前記複数個の抵抗の隣接する抵抗の接続点のうち、前記正極性用の複数個の階調電圧とすべき電圧を出現している複数個の接続点と、前記負極性用の複数個の階調電圧とすべき電圧を出現している複数個の接続点とが前記極性選択回路の対応する複数個の端子と接続され、前記第1 及び第2 のスイッチが前記複数個の抵抗の両端に前記最高電圧及び最低電圧を供給する場合には、前記複数個の抵抗の隣接する抵抗の接続点のうち、いずれかに前記最高電圧と前記最低電圧との中間電圧の少なくとも1 個が印加されることを特徴とする請求項4 記載の液晶ディスプレイの駆動回路。

【請求項6】 前記階調電圧発生回路は、予め各接続点が前記正極性用の複数個の階調電圧とすべき電圧を出現するようにそれぞれの値が設定され、縦続接続された第1 の複数個の抵抗と、予め各接続点が前記負極性用の複数個の階調電圧とすべき電圧を出現するようにそれぞれの値が設定され、縦続接続された第2 の複数個の抵抗と、

前記極性信号により前記第1 の複数個の抵抗の両端又は前記第2 の複数個の抵抗の両端に電源電圧を印加する切替回路とを備えてなることを特徴とする請求項4 記載の液晶ディスプレイの駆動回路。

【請求項7】 前記階調電圧発生回路は、外部に設けられた階調電圧源から供給される最高電圧又は内部の電源電圧のいずれか一方を選択的に前記第1 及び第2 の複数個の抵抗の一端に供給する第1 のスイッチ群と、

前記階調電圧源から供給される最低電圧又は内部の接地電圧のいずれか一方を選択的に前記第1 及び第2 の複数個

(3)

特開2002-215108

3

の抵抗の他端に前記第1のスイッチ群と連動して供給する第2のスイッチ群とを備え、

前記第1及び第2のスイッチ群が前記第1及び第2の複数個の抵抗の両端に前記最高電圧及び最低電圧を供給する場合には、前記第1及び第2の複数個の抵抗の隣接する抵抗の接続点のうち、いずれかに前記最高電圧と前記最低電圧との中間電圧の少なくとも1個が印加されることを特徴とする請求項6記載の液晶ディスプレイの駆動回路。

【請求項8】 前記階調電圧選択回路は、電圧電圧から接地電圧までわたる複数個の階調電圧のうち、高圧側の複数個の階調電圧がそれぞれ印加される複数個のPチャネルのMOSトランジスタと、低圧側の複数個の階調電圧がそれぞれ印加される複数個のNチャネルのMOSトランジスタとを備え、前記デジタル映像データに基づいて、いずれか1個のMOSトランジスタがオンして対応する階調電圧を出力することを特徴とする請求項4乃至7のいずれか1に記載の液晶ディスプレイの駆動回路。

【請求項9】 前記出力回路は、前記選択された1個の階調電圧を増幅する第1の増幅器と、

前記第1の増幅器の出力端に設けられた第3のスイッチと、

直列接続された前記第1の増幅器及び前記第3のスイッチの両端に並列接続された第4のスイッチとを備え、1水平同期周期の略中央の所定期間は、前記第3のスイッチをオンして前記第1の増幅器が増幅した階調電圧を前記データ信号として対応するデータ電極に印加し、前記略中央の所定期間以降の期間では、前記第3のスイッチをオフするとともに、前記第4のスイッチをオンし、前記選択した1個の階調電圧をそのまま前記データ信号として対応するデータ電極に印加し、かつ、前記第1の増幅器のバイアス電流を遮断して非動作状態とすることを特徴とする請求項4乃至8のいずれか1に記載の液晶ディスプレイの駆動回路。

【請求項10】 前記出力回路は、定電流回路と、前記定電流回路から供給されるバイアス電流を増幅する第2の増幅器と、前記第2の増幅器の出力端に設けられた第5のスイッチと、直列接続された前記第2の増幅器及び前記第5のスイッチの両端に並列接続された第6のスイッチとを有するバイアス電流制御回路を備え、

前記略中央の所定期間の間、前記定電流回路が定電流動作を行い、前記略中央の所定期間の前半は、前記第5のスイッチをオンして前記第2の増幅器が増幅したバイアス電流を前記第1の増幅器へ供給し、前記略中央の所定期間の後半では、前記第5のスイッチをオフするとともに、前記第6のスイッチをオンし、前記定電流回路からのバイアス電流をそのまま前記第1の増幅器へ供給する

4

ことを特徴とする請求項4に記載の液晶ディスプレイの駆動回路。

【請求項11】 前記1水平同期周期が60〜70μsecである場合、前記略中央の所定期間は10μsecであり、前記略中央の所定期間以降の期間は30μsecであることを特徴とする請求項10記載の液晶ディスプレイの駆動回路。

【請求項12】 前記データラッチは、水平同期信号と同一周期のストロブ信号に同期して、前記デジタル映像データを取り込み、1水平同期周期の間、取り込んだ前記デジタル映像データを保持するラッチと、前記ラッチの出力データを所定の電圧に変換するレベルシフタと、

前記駆動信号に基づいて、前記レベルシフタの出力データをそのまま出力するか、あるいは反転して出力するイクスクルーシブオアゲートとを備えてなることを特徴とする請求項4乃至11のいずれか1に記載の液晶ディスプレイの駆動回路。

【請求項13】 前記データラッチは、水平同期信号と同一周期のストロブ信号に同期して、前記デジタル映像データを取り込み、1水平同期周期の間、取り込んだ前記デジタル映像データを保持するラッチと、

前記ラッチの出力データを所定の電圧に変換した第1のデータと、電圧変換とともに反転をも行った第2のデータとを出力するレベルシフタと、前記駆動信号に基づいて、前記第1のデータ又は前記第2のデータのいずれか一方を出力する出力切換手段とを備えてなることを特徴とする請求項4乃至11のいずれか1に記載の液晶ディスプレイの駆動回路。

【請求項14】 請求項4乃至13のいずれか1に記載の液晶ディスプレイの駆動回路を備えてなることを特徴とする携帯用電子機器。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】この発明は、液晶ディスプレイの駆動方法、その回路及び携帯用電子機器に関し、特に、ノート型、パーム型、ポケット型等のコンピュータ、携帯情報端末（PDA: Personal Digital Assistants）、あるいは携帯電話、PHS（Personal Handy-phone System）などの携帯用電子機器の表示画面が比較的小さい表示部として用いられる液晶ディスプレイを駆動する液晶ディスプレイの駆動方法、その回路及びこのような液晶ディスプレイの駆動回路を備えた携帯用電子機器に関する。

【0002】

【従来の技術】図20は、従来のカラー液晶ディスプレイ1の駆動回路の構成例を示すブロック図である。この例のカラー液晶ディスプレイ1は、例えば、薄膜トラン

(4)

特開2002-215108

5

ジスタ(TFT)をスイッチ素子に用いたアクティブマトリックス駆動方式のカラー液晶ディスプレイである。この例のカラー液晶ディスプレイ1は、行方向に所定間隔で設けられた複数の走査電極(ゲート線)と列方向に所定間隔で設けられた複数のデータ電極(ソース線)とで囲まれた領域を画素としている。この例のカラー液晶ディスプレイ1においては、各画素ごとに、等価的に容量性負荷である液晶セルと、共通電極と、対応する液晶セルを駆動するTFTと、データ電荷を1垂直同期期間の間蓄積するコンデンサとが配列されている。そして、この例のカラー液晶ディスプレイ1を駆動する場合には、共通電極に共通電位 V_{com} が印加している状態において、デジタル映像データの赤データ D_R 、緑データ D_G 、青データ D_B に基づいて生成されるデータ赤信号、データ緑信号、データ青信号をデータ電極に印加するとともに、水平同期信号 S_H 及び垂直同期信号 S_V に基づいて生成される走査信号を走査電極に印加する。これにより、この例のカラー液晶ディスプレイ1の表示画面にカラーの文字や画像等が表示される。また、この例のカラー液晶ディスプレイ1は、印加電圧を加えない状態においてその透過率が高い、いわゆるノーマリー・ホワイト型である。

【0003】また、この例のカラー液晶ディスプレイ1の駆動回路は、制御回路2と、階調電源3と、共通電極4と、データ電極駆動回路5と、走査電極駆動回路6とから概略構成されている。制御回路2は、例えば、ASIC(Application Specific Integrated Circuit)からなり、外部から供給される各6ビットの赤データ D_R 、緑データ D_G 、青データ D_B を18ビット幅の表示データ $D_{00} \sim D_{05}$ 、 $D_{10} \sim D_{15}$ 、 $D_{20} \sim D_{25}$ に変換してデータ電極駆動回路5へ供給する。また、制御回路2は、外部から供給されるドットクロックDCLK、水平同期信号 S_H 及び垂直同期信号 S_V 等に基づいて、ストロブ信号STB、クロックCLK、水平スタートパルスSTH、極性信号POL、垂直スタートパルスSTV及びデータ反転信号INVを生成して、階調電源3、共通電極4、データ電極駆動回路5及び走査電極駆動回路6へ供給する。ストロブ信号STBは、水平同期信号 S_H と同一周期の信号である。また、クロックCLKは、ドットクロックDCLKと同一又は異なる周波数であって、後述するように、データ電極駆動回路5を構成するシフトレジスタ12において水平スタートパルスSTHからサンプリングパルスSP $_1 \sim SP_4$ を生成するためなどに使用される。水平スタートパルスSTHは、水平同期信号 S_H と同一周期であるが、ストロブ信号STBよりクロックCLKのパルス幅分遅延された信号である。また、極性信号POLは、カラー液晶ディスプレイ1を交流駆動するために、1水平同期周期ごとに、すなわち、1ラインごとに反転する信号である。なお、極性信号POLは、1垂直同期

6

周期ごとに反転する。さらに、垂直スタートパルスSTVは、垂直同期信号 S_V と同一周期の信号である。また、データ反転信号INVは、制御回路2の消費電力を削減するために用いられる信号である。データ反転信号INVは、18ビットの表示データ $D_{00} \sim D_{05}$ 、 $D_{10} \sim D_{15}$ 、 $D_{20} \sim D_{25}$ が、前回の18ビットの表示データ $D_{00} \sim D_{05}$ 、 $D_{10} \sim D_{15}$ 、 $D_{20} \sim D_{25}$ と比較して10ビット以上反転している場合に今回の18ビットの表示データ $D_{00} \sim D_{05}$ 、 $D_{10} \sim D_{15}$ 、 $D_{20} \sim D_{25}$ 自体を反転する代わりに、クロックCLKに同期して反転される信号である。このデータ反転信号INVが用いられるのは以下に示す理由による。すなわち、上記構成のカラー液晶ディスプレイ1の駆動回路を備えた携帯用電子機器においては、通常、制御回路2及び階調電源3等がプリント基板上に搭載されるのに対し、データ電極駆動回路5は、プリント基板とカラー液晶ディスプレイ1とを電気的に接続するフィルムキャリアテープ上に搭載され、TCP(Tape Carrier Package)として実装されている。プリント基板は、カラー液晶ディスプレイ1の裏面に取り付けられたバックライトの裏面上部に取り付けられる。したがって、制御回路2からデータ電極駆動回路5へ18ビットの表示データ $D_{00} \sim D_{05}$ 、 $D_{10} \sim D_{15}$ 、 $D_{20} \sim D_{25}$ を供給するためには、データ電極駆動回路5が搭載されたフィルムキャリアテープ上に18本の配線を形成する必要がある。この18本の配線には配線容量がある。さらに、制御回路2側からみたデータ電極駆動回路5の入力容量が20pF程度である。このため、制御回路2からデータ電極駆動回路5へ18ビットの表示データ $D_{00} \sim D_{05}$ 、 $D_{10} \sim D_{15}$ 、 $D_{20} \sim D_{25}$ 自体を反転して供給するのでは、上記配線容量及び入力容量を充放電するための電流が必要となる。そこで、18ビットの表示データ $D_{00} \sim D_{05}$ 、 $D_{10} \sim D_{15}$ 、 $D_{20} \sim D_{25}$ 自体を反転する代わりに、データ反転信号INVを反転させることにより、上記配線容量及び入力容量への充放電電流を削減し、制御回路2の消費電力を削減するのである。

【0004】階調電源3は、図21に示すように、抵抗 $7_1 \sim 7_4$ と、スイッチ 8_1 、 8_2 、 9_1 及び 9_2 と、インバータ10と、ボルテージ・フォロア11、 $\sim 11_4$ とから構成されている。階調電源3は、ガンマ補正のために設定された階調電圧 $V_{10} \sim V_{14}$ を増幅してデータ電極駆動回路5へ供給する。この階調電圧 $V_{10} \sim V_{14}$ は、極性信号POLに基づいて、1ラインごとに、カラー液晶ディスプレイ1の共通電極に印加されている共通電位 V_{com} に対して電位が正極性と負極性とに反転する。抵抗 $7_1 \sim 7_4$ は、各抵抗値が異なり、縦横接続されている。スイッチ 8_1 は、一端に電源電圧 V_0 が印加されているとともに、他端が抵抗 7_1 の一端に接続され、極性信号POLが"H"レベルの時に

(5)

特開2002-215108

7

オンして、縦続接続された抵抗 $7_1 \sim 7_n$ の一端に電源電圧 V_{DD} を印加する。スイッチ 8_1 は、一端が接地されているとともに、他端が抵抗 7_1 の一端に接続され、インバータ10の出力信号、すなわち、極性信号POLの反転信号が“H”レベルの時にオンして、縦続接続された抵抗 $7_1 \sim 7_n$ の一端を接地する。スイッチ 9_1 は、一端が接地されているとともに、他端が抵抗 7_1 の一端に接続され、極性信号POLが“H”レベルの時にオンして、縦続接続された抵抗 $7_1 \sim 7_n$ の他端を接地する。スイッチ 9_n は、一端に電源電圧 V_{DD} が印加されているとともに、他端が抵抗 7_n の一端に接続され、極性信号POLの反転信号が“H”レベルの時にオンし、縦続接続された抵抗 $7_1 \sim 7_n$ の他端に電源電圧 V_{DD} を印加する。すなわち、階調電圧 3_1 は、極性信号POLが“H”レベルの時に、抵抗 $7_1 \sim 7_n$ の抵抗比に応じて電圧 V_{DD} を分圧した正極性の階調電圧 $V_{11} \sim V_{1n}$ ($GND < V_{11} < V_{12} < V_{13} < V_{14} < V_{15} < V_{16} < V_{17} < V_{18} < V_{19} < V_{1n}$) を発生し、ボルテージ・フォロア11 $_1 \sim 11_n$ により増幅した後、データ駆動回路5へ供給する。一方、極性信号POLが“L”レベルの時は、階調電圧 3_2 は、抵抗 $7_1 \sim 7_n$ の抵抗比に応じて電源電圧 V_{DD} を分圧した負極性の階調電圧 $V_{21} \sim V_{2n}$ ($GND < V_{21} < V_{22} < V_{23} < V_{24} < V_{25} < V_{26} < V_{27} < V_{28} < V_{29} < V_{2n}$) を発生し、ボルテージ・フォロア11 $_1 \sim 11_n$ により増幅した後、データ駆動回路5へ供給する。

【0005】共通電源4は、極性信号POLが“H”レベルの時、共通電位 V_{DD} を接地レベル(GND)とし、極性信号POLが“L”レベルの時、共通電位 V_{DD} を電源電圧レベル(V_{DD})として、カラー液晶ディスプレイ1の共通電極に印加する。データ電極駆動回路5は、制御回路2から供給されるストロブ信号STB、クロックCLK、水平スタートパルスSTH及びデータ反転信号INVのタイミングで、同じく制御回路2から供給される18ビットの表示データ $D_0 \sim D_0s, D_1 \sim D_1s, D_2 \sim D_2s$ により所定の階調電圧を選択し、データ赤信号、データ緑信号、データ青信号としてカラー液晶ディスプレイ1の対応するデータ電極に印加する。走査電極駆動回路6は、制御回路2から供給される垂直スタートパルスSTVのタイミングで、走査信号を順次生成してカラー液晶ディスプレイ1の対応する走査電極に順次印加する。

【0006】次に、データ電極駆動回路5について詳細に説明する。この例では、カラー液晶ディスプレイ1の解像度が176×220画素であるとする。1画素が3個の赤(R)、緑(G)、青(B)のドット画素により構成されているので、そのドット画素数は、528×220画素となる。データ電極駆動回路5は、図22に示すように、シフトレジスタ12と、データバッファ13

8

と、データレジスタ14と、制御回路15と、データラッチ16と、階調電圧発生回路17と、階調電圧選択回路18と、出力回路19とから構成されている。シフトレジスタ12は、176個のデュレイ・フリップフロップ(DFP)で構成されたシリアルイン・パラレルアウト型のシフトレジスタであり、制御回路2から供給されるクロックCLKに同期して、同じく制御回路2から供給される水平スタートパルスSTHをシフトするシフト動作を行うとともに、176ビットのパラレルのサンプリングパルス $SP_1 \sim SP_{176}$ を出力する。

【0007】データバッファ13は、上記したように、制御回路2の消費電力を削減するためのデータ反転信号INVに基づいて、同じく制御回路2から供給される18ビットの表示データ $D_0 \sim D_0s, D_1 \sim D_1s, D_2 \sim D_2s$ をそのまま又は反転して表示データ $D'_0 \sim D'_0s, D'_1 \sim D'_1s, D'_2 \sim D'_2s$ としてデータレジスタ14へ供給する。ここで、図23にデータバッファ13の一部の構成を示す。データバッファ13は、18個のデータバッファ部13 $_1 \sim 13_{18}$ と、1個の制御部13 $_0$ とから構成されている。制御部13 $_0$ は、各々複数個のインバータが直列接続された2個のインバータ群からなる。制御部13 $_0$ は、制御回路2から供給されるデータ反転信号INV及びクロックCLKを対応するインバータ群により所定時間遅延してデータ反転信号INV $_1$ 及びクロックCLK $_1$ としてデータバッファ部13 $_1 \sim 13_{18}$ へ供給する。データバッファ部13 $_1 \sim 13_{18}$ は、各構成要素の添え字が異なるとともに、入出力される信号の添え字が異なる以外は同一構成であるので、以下ではデータバッファ部13 $_1$ についてのみ説明する。データバッファ部13 $_1$ は、図23に示すように、DFP20 $_1$ と、インバータ21 $_1, 22_1$ 及び23 $_1$ と、切換手段24 $_1$ とから構成されている。DFP20 $_1$ は、1ビットの表示データ D_0 をクロックCLK $_1$ に同期してクロックCLK $_1$ のパルス1個分保持した後、出力する。インバータ21 $_1$ は、DFP20 $_1$ の出力データを反転する。切換手段24 $_1$ は、スイッチ24 $_1$ 及び24 $_2$ とからなる。切換手段24 $_1$ は、データ反転信号INV $_1$ が“H”レベルの時にスイッチ24 $_1$ がオンしてDFP20 $_1$ から供給されるデータを出し、データ反転信号INV $_1$ が“L”レベルの時にスイッチ24 $_2$ がオンしてインバータ21 $_1$ から供給されるデータを出力する。インバータ22 $_1$ は、切換手段24 $_1$ から供給されるデータを反転し、インバータ23 $_1$ は、インバータ22 $_1$ から供給されるデータを反転して表示データ D'_0 として出力する。

【0008】図22に示すデータレジスタ14は、シフトレジスタ12から供給されるサンプリングパルス $SP_1 \sim SP_{176}$ に同期して、データバッファ13から供給される表示データ $D'_0 \sim D'_0s, D'_1 \sim D'_1s, D'_2 \sim D'_2s$

(5)

特開2002-215108

9

13. $D'_{20} \sim D'_{25}$ を表示データ $PD_1 \sim PD_{52}$ として取り込み、データラッチ16へ供給する。制御回路15は、複数個直列接続されたインバータからなる。制御回路15は、制御回路2から供給されるストロブ信号 STB を所定時間遅延したストロブ信号 STB_1 と、ストロブ信号 STB と逆相の関係にあるスイッチ制御信号 SWA とを生成する。制御回路15は、ストロブ信号 STB_1 をデータラッチ16へ供給するとともに、スイッチ制御信号 SWA を出力回路19へ供給する。データラッチ16は、制御回路15から供給されるストロブ信号 STB_1 の立ち上がり同期して、データレジスタ14から供給される表示データ $PD_1 \sim PD_{52}$ を取り込み、次にストロブ信号 STB_1 が供給されるまで、すなわち、1水平同期期間の間、取り込んだ表示データ $PD_1 \sim PD_{52}$ を保持する。階調電圧発生回路17は、図24に示すように、縦続接続された抵抗 $25_1 \sim 25_9$ から構成されている。抵抗 $25_1 \sim 25_9$ の各抵抗値は、カラー液晶ディスプレイ1の印加電圧-透過率特性に適合するように設定されている。階調電圧発生回路17においては、階調電圧3から供給される階調電圧 $V_{11} \sim V_{19}$ のうち、階調電圧 V_{11} が抵抗 25_1 の一端に、階調電圧 V_{12} が抵抗 25_1 と抵抗 25_2 との接続点に、階調電圧 V_{13} が抵抗 25_2 と抵抗 25_3 との接続点に、階調電圧 V_{14} が抵抗 25_3 と抵抗 25_4 との接続点に印加される。さらに、階調電圧発生回路17においては、階調電圧 $V_{15} \sim V_{19}$ のうち、階調電圧 V_{15} が抵抗 25_4 と抵抗 25_5 との接続点に、階調電圧 V_{16} が抵抗 25_5 と抵抗 25_6 との接続点に、階調電圧 V_{17} が抵抗 25_6 と抵抗 25_7 との接続点に、階調電圧 V_{18} が抵抗 25_7 と抵抗 25_8 との接続点に、階調電圧 V_{19} が抵抗 25_8 の一端に印加される。これにより、階調電圧発生回路17は、9個の階調電圧 $V_{11} \sim V_{19}$ を抵抗 $25_1 \sim 25_9$ の抵抗比に応じて分圧し、カラー液晶ディスプレイ1の共通電極に印加されている共通電位 V_{00} に対して電位が1ラインごとに正極性と負極性とに反転する64個の階調電圧 $V_{11} \sim V_{19}$ を出力する。

【0009】図22に示す階調電圧選択回路18は、階調電圧選択部18₁ \sim 18₅₂ から構成されている。各階調電圧選択部18₁ \sim 18₅₂ は、対応するデジタルの6ビットの表示データ $PD_1 \sim PD_{52}$ の値に基づいて、階調電圧発生回路17から供給されるアナログの64個の階調電圧 $V_{11} \sim V_{19}$ のうちから1個の階調電圧を選択し、出力回路19の対応する増幅器に供給する。階調電圧選択部18₁ \sim 18₅₂ は、同一構成であるので、以下では階調電圧選択部18₁ についてのみ説明する。階調電圧選択部18₁ は、図25に示すように、マルチプレクサ(MPX)26と、トランスファゲート27、 \sim 27₅ と、インバータ28₁ \sim 28₅ と

10

とから構成されている。MPX26は、対応する6ビットの表示データ PD_1 の値に基づいて、64個のトランスファゲート27₁ \sim 27₅ のいずれか1個をオンさせる。各トランスファゲート27₁ \sim 27₅ は、PチャンネルのMOSトランジスタ29₁ と、NチャンネルのMOSトランジスタ29₂ とからなり、MPX26によりオンされ、対応する階調電圧をデータ赤信号、データ緑信号、あるいはデータ青信号として出力する。出力回路19は、528個の出力部19₁ \sim 19₅₂ とからなり、各出力部19₁ \sim 19₅₂ は、増幅器30₁ \sim 30₅₂ と、各増幅器30₁ \sim 30₅₂ の後段に設けられた528個のスイッチ31₁ \sim 31₅₂ とから構成されている。出力回路19は、階調電圧選択回路18から供給される対応するデータ赤信号、データ緑信号、データ青信号を増幅した後、制御回路15から供給されるスイッチ制御信号 SWA によってオンされたスイッチ31₁ \sim 31₅₂ を介してカラー液晶ディスプレイ1の対応するデータ電極に印加する。図25には、表示データ PD_1 に対応するデータ赤信号 S_1 を出力するために設けられた増幅器30₁ と、スイッチ31₁ とを示している。

【0010】次に、上記構成の液晶ディスプレイの駆動回路の動作のうち、制御回路2、階調電圧3、共通電圧4及びデータ電極駆動回路5の動作について、図26に示すタイミング・チャートを参照して説明する。まず、制御回路2は、図示せぬクロック CLK と、図26

(1)に示すストロブ信号 STB と、図26(2)に示すように、ストロブ信号 STB よりクロック CLK のパルス数個分遅延された水平スタートパルス STH と、図26(3)に示す極性信号 POL とをデータ電極駆動回路5へ供給する。これにより、データ電極駆動回路5のシフトレジスタ12は、クロック CLK に同期して、水平スタートパルス STH をシフトするシフト動作を行うとともに、176ビットの並列のサンプリングパルス $SP_1 \sim SP_{176}$ を出力する。これと略同時に、制御回路2は、外部から供給される各6ビットの赤データ $D_{00} \sim D_{05}$ 、緑データ $D_{10} \sim D_{15}$ 、青データ $D_{20} \sim D_{25}$ に変換してデータ電極駆動回路5へ供給する(図示略)。これにより、18ビットの表示データ $D_{00} \sim D_{05}$ 、 $D_{10} \sim D_{15}$ 、 $D_{20} \sim D_{25}$ は、データ電極駆動回路5のデータバッファ13において、クロック CLK より所定時間遅延されたクロック CLK_1 に同期してクロック CLK_1 のパルス1個分保持された後、表示データ $D'_{00} \sim D'_{05}$ 、 $D'_{10} \sim D'_{15}$ 、 $D'_{20} \sim D'_{25}$ としてデータレジスタ14へ供給される。したがって、表示データ $D'_{00} \sim D'_{05}$ 、 $D'_{10} \sim D'_{15}$ 、 $D'_{20} \sim D'_{25}$ は、シフトレジスタ12から供給されるサンプリングパルス $SP_1 \sim SP_{176}$ に同期して順次表示データ $PD_1 \sim PD_{52}$ と

11

してデータレジスタ14に取り込まれた後、ストロブ信号STB、の立ち上がりと同期して一斉にデータラッチ16に取り込まれ、1水平同期期間の間、保持される。

【0011】次に、図21に示す階調電線3において、図26(3)に示す極性信号POLが“H”レベルの時は、スイッチ8、及び9、がオンするとともに、スイッチ8、及び9、がオンする。これにより、抵抗7、の一端に電源電圧 V_{DD} が印加されるとともに抵抗7、の一端が接地され、正極性の階調電圧 $V_{11} \sim V_{16}$ ($GND < V_{11} < V_{12} < V_{13} < V_{14} < V_{15} < V_{16}$) (図26(4)には階調電圧 V_{11} のみ示す)が発生される。この正極性の階調電圧 $V_{11} \sim V_{16}$ は、ボルテージ・フォロア11、 ~ 11 により増幅された後、図22に示すデータ駆動回路5の階調電圧発生回路17へ供給される。したがって、階調電圧発生回路17において、正極性の階調電圧 $V_{11} \sim V_{16}$ が抵抗25、 ~ 25 の抵抗比に応じて分圧され、64個の正極性の階調電圧 $V_{11} \sim V_{16}$ (階調電圧 V_{11} が最も電源電圧 V_{DD} に近く、階調電圧 V_{16} が最も接地GNDに近い)が生成され、階調電圧選択回路18へ供給される。したがって、階調電圧選択回路18の各階調電圧選択部18、 ~ 18 において、MPX26が対応する6ビットの表示データPD $_1 \sim PD_{64}$ の値に基づいて、64個のトランスファゲート27、 ~ 27 のいずれか1個をオンする。これにより、オンしたトランスファゲート27から対応する階調電圧がデータ赤信号、データ緑信号、データ青信号として出力される。データ赤信号、データ緑信号及びデータ青信号は、出力回路19の対応する増幅器30、 ~ 30 において増幅される。各増幅器30、 ~ 30 の出力信号は、図26(1)に示すストロブ信号STBが立ち下がるタイミングで立ち上がるスイッチ制御信号SWA (図26(6)参照)によってオンされたスイッチ31、 ~ 31 を経て、データ赤信号、データ緑信号及びデータ青信号S $_1 \sim S_{64}$ として、カラー液晶ディスプレイ1の対応するデータ電極に印加される。図26(7)には、表示データPD $_1$ の値が「000000」である場合のデータ赤信号S $_1$ の波形の一例を示している。この場合、階調電圧選択部18において、MPX26が対応する表示データPD $_1$ の値「000000」に基づいて、トランスファゲート27、がオンし、正極性の階調電圧 V_{11} がデータ赤信号S $_1$ として出力される。図26(7)において、ストロブ信号STBが“H”レベルの時にデータ赤信号S $_1$ を点線で示しているのは、スイッチ31、がオフされており、出力部19、から出力されるデータ赤信号S $_1$ によりカラー液晶ディスプレイ1の対応するデータ電極に印加される電圧は、ハイインピーダンス状態にあるからである。一方、共通電線4は、“H”レベルの極

(7)

特開2002-215108

12

性信号POLに基づいて、共通電位 V_{DD} を接地レベル(GND)としてカラー液晶ディスプレイ1の共通電極に印加する。したがって、ノーマリー・ホワイト型であるカラー液晶ディスプレイ1の対応する画素には黒レベルが表示される。

【0012】次に、図21に示す階調電線3において、図26(3)に示す極性信号POLが“L”レベルの時は、スイッチ8、及び9、がオフするとともに、スイッチ8、及び9、がオンする。これにより、抵抗7、の一端が接地されるとともに抵抗7、の一端に電源電圧 V_{DD} が印加され、負極性の階調電圧 $V_{11} \sim V_{16}$ ($GND < V_{11} < V_{12} < V_{13} < V_{14} < V_{15} < V_{16}$) (図26(4)には階調電圧 V_{11} のみ示す)が発生される。この負極性の階調電圧 $V_{11} \sim V_{16}$ は、ボルテージ・フォロア11、 ~ 11 により増幅された後、図22に示すデータ駆動回路5の階調電圧発生回路17へ供給される。したがって、階調電圧発生回路17において、負極性の階調電圧 $V_{11} \sim V_{16}$ が抵抗25、 ~ 25 の抵抗比に応じて分圧され、64個の負極性の階調電圧 $V_{11} \sim V_{16}$ (階調電圧 V_{11} が最も接地GNDに近く、階調電圧 V_{16} が最も電源電圧 V_{DD} に近い)が生成され、階調電圧選択回路18へ供給される。したがって、階調電圧選択回路18の各階調電圧選択部18、 ~ 18 において、MPX26が対応する6ビットの表示データPD $_1 \sim PD_{64}$ の値に基づいて、64個のトランスファゲート27、 ~ 27 のいずれか1個をオンする。これにより、オンしたトランスファゲート27から対応する階調電圧がデータ赤信号、データ緑信号、データ青信号として出力される。データ赤信号、データ緑信号及びデータ青信号は、出力回路19の対応する増幅器30、 ~ 30 において増幅される。各増幅器30、 ~ 30 の出力信号は、図26(1)に示すストロブ信号STBが立ち下がるタイミングで立ち上がるスイッチ制御信号SWA (図26(6)参照)によってオンされたスイッチ31、 ~ 31 を経て、データ赤信号、データ緑信号及びデータ青信号S $_1 \sim S_{64}$ として、カラー液晶ディスプレイ1の対応するデータ電極に印加される。図26(7)には、表示データPD $_1$ の値が「000000」である場合のデータ赤信号S $_1$ の波形の一例を示している。この場合、階調電圧選択部18において、MPX26が対応する表示データPD $_1$ の値「000000」に基づいて、トランスファゲート27、がオンし、負極性の階調電圧 V_{11} がデータ赤信号S $_1$ として出力される。一方、共通電線4は、“L”レベルの極性信号POLに基づいて、共通電位 V_{DD} を電源電圧レベル(V_{DD})としてカラー液晶ディスプレイ1の共通電極に印加する。したがって、ノーマリー・ホワイト型であるカラー液晶ディスプレイ1の対応する画素には同じく黒レベルが表示される。この

(8)

特開2002-215108

13

ように、カラー液晶ディスプレイ1の共通電極に印加されている共通電位 V_{00} 。に対して電位がラインごとに反転するデータ信号をデータ電極に印加するとともに、それに応じて共通電位 V_{00} 。もラインごとに接地レベル(GND)と電源電圧レベル(V_{DD})とに反転させる方式は、ライン反転駆動方式と呼ばれる。このライン反転駆動方式は、液晶セルに同極性の電圧を印加し続けるとカラー液晶ディスプレイの寿命が短くなると、液晶セルに印加する電圧の極性が逆になっても、液晶セルがほぼ同じ透過率特性を有することを理由として、従来から採用されている。

【0013】

【発明が解決しようとする課題】上記したように、従来の液晶ディスプレイの駆動回路においては、階調電圧選択回路18の各階調電圧選択部18₁、～18₅。がトランスファゲート27₁、～27₅。から構成されている。したがって、階調電圧選択回路18全体では528×64個のトランスファゲートを有し、全体で500pF程度の寄生容量Cがある。また、上記したように、従来の液晶ディスプレイの駆動回路においては、ライン反転駆動方式を採用しているため、図2に示す階調電圧3において、1ラインごとにスイッチ8₁、及び9₁。と、スイッチ8₂、及び9₂。とを交互に切り換えることにより、正極性の階調電圧と負極性の階調電圧とを出力している。さらに、図24に示すように、従来の液晶ディスプレイの駆動回路においては、階調電圧発生回路17が縦続接続された抵抗25₁、～25₅。により構成されている。

【0014】ここで、抵抗25₁、～25₅。の抵抗値の総和をRとすると、スイッチ8₁、及び9₁。又はスイッチ8₂、及び9₂。を切り換えた後に各階調電圧選択部18₁、～18₅。を構成するトランスファゲート27₁、～27₅。に印加される正極性又は負極性の階調電圧 V_{11} 、～ V_{55} 。が所定の値に到達するまでには、最低でも $8 \times C \times R$ (μsec) (最終的な値の99.97%)の時間Tがかかる。この時間Tは、解像度が176×220画素であるカラー液晶ディスプレイ1の場合、約50μsecである。したがって、抵抗値の総和Rは、12.5kΩ ($=50 \times 10^{-6} / 8 / 500 \times 10^{-12}$) となる。そして、電源電圧 V_{DD} 。を5Vとすると、縦続接続された抵抗25₁、～25₅。に流れる電流Iは、0.4mA ($=5 / 12.5 \times 10^3$) となるから、階調電圧発生回路17における消費電力は、2mW ($=0.4 \times 10^{-3} \times 5$) にもなってしまう。この2mWもの消費電力は、常時階調電圧発生回路17において消費される。さらに、上記したように、階調電圧選択回路18は、500pF程度の寄生容量Cを有している。ライン反転駆動方式により抵抗25₁、～25₅。に印加される電圧の極性が1ラインごとに切り換えられると、寄生容量Cに充放電電流が流れるから、階調電圧選択回路18にお

14

る消費電力は、0.125mWになる。この合計2.125mWもの消費電力は、ノート型、パーム型、ポケット型等のコンピュータ、PDA、あるいは携帯電話、PHSなど、バッテリー等により駆動される携帯用電子機器においては無視できない値である。さらに、上記したように、階調電圧選択回路18全体の寄生容量Cが500pF程度と大きいと、ライン反転駆動した際の寄生容量Cの充放電に時間がかかるため、カラー液晶ディスプレイ1に表示された画面のコントラストが悪いという欠点がある。

【0015】また、上記したノート型、パーム型、ポケット型等のコンピュータ、PDA、あるいは携帯電話、PHSなど、バッテリー等により駆動される携帯用電子機器は、小型化・軽量化が必須である。ところが、上記したように、従来の液晶ディスプレイの駆動回路においては、データ電極駆動回路5の外部に階調電圧3が別個に設けられているだけでなく、階調電圧選択回路18が528×64個ものトランスファゲートにより構成されている。したがって、プリント基板の面積が階調電圧3を実装する分だけ必要であるとともに、階調電圧選択回路18を有するデータ電極駆動回路5を構成する半導体集積回路(IC)の回路規模が大きくなってチップサイズが大きくなってしまふ。このことが上記携帯用電子機器の小型化・軽量化の障害になっている。

【0016】また、携帯電話やPHSにおいて、解像度が176×220画素であるカラー液晶ディスプレイ1を約60Hzの周波数で駆動する場合、1水平同期期間は60～70μsecである。一方、カラー液晶ディスプレイ1の実際の駆動時間は1水平同期周期当たり約40μsecで済む。ところが、従来のカラー液晶ディスプレイ1の駆動回路においては、本発明カラー液晶ディスプレイ1の駆動に必要な期間(20～30μsec程度)においても出力回路19を駆動する増幅器30₁、～30₅。を動作状態としていたために、消費電力は24mW程度もあった。このことが上記携帯用電子機器の低消費電力化の障害になっている。

【0017】また、上記したように、従来の液晶ディスプレイの駆動回路においては、液晶セルに印加する電圧の極性が逆になっても、液晶セルがほぼ同じ透過率特性を有することを前提として、図2に示す階調電圧3において同一の電圧値を有する階調電圧 V_{11} 、～ V_{55} 。の極性だけを反転させて用いていた。しかしながら、実際の液晶セルの印加電圧に対する透過率特性は、スイッチ素子であるTFTのスイッチングノイズなどに起因して、正極性の電圧が印加された場合と負極性の電圧が印加された場合とで若干異なっている。このため、同一の電圧値を有する階調電圧 V_{11} 、～ V_{55} 。の極性だけを反転させて用いると色補正が難しいなどの問題があり、高品質の画質を得ることができなかった。以上説明した不都合は、カラー液晶ディスプレイ1の表示画面が比較的

(9)

特開2002-215108

15

小さく、カラー液晶ディスプレイ1の駆動方式として、共通電極に印加されている共通電位に対して電位がラインごと及びフレームごとに変化するデータ信号をデータ電極に印加するフレーム反転駆動方式を採用した場合でも同様に発生する。さらに、以上説明した不都合は、モノクロの液晶ディスプレイの駆動回路においても同様に発生する。

【0018】この発明は、上述の事情に鑑みてなされたもので、表示画面が比較的小さい液晶ディスプレイをライン反転駆動方式やフレーム反転駆動方式により駆動する場合に、消費電力の低減、裏面照明や裏面部品の削減をすることができるとともに、高品質の画質を得ることができる液晶ディスプレイの駆動方法、その回路及び携帯用電子機器を提供することを目的としている。

【0019】

【課題を解決するための手段】上記課題を解決するために、請求項1記載の発明は、行方向に所定間隔で設けられた複数本の走査電極と列方向に所定間隔で設けられた複数本のデータ電極との各交点にそれぞれ液晶セルが配列された液晶ディスプレイの上記複数本の走査電極に走査信号を順次印加するとともに、上記複数本のデータ電極にデータ信号を順次印加して上記液晶ディスプレイを駆動する液晶ディスプレイの駆動方法に係り、1水平同期周期ごと又は1垂直同期周期ごとに反転する極性信号に基づいて、デジタル映像データをそのまま出力するか、あるいは反転して出力し、上記極性信号に基づいて、上記液晶ディスプレイの正極性の印加電圧に対する透過率特性及び負極性の印加電圧に対する透過率特性に適合するように予め設定された正極性用の複数個の階調電圧及び負極性用の複数個の階調電圧のいずれか一方の極性用の複数個の階調電圧を選択し、そのままのデジタル映像データ又は反転したデジタル映像データに基づいて、選択した極性用の複数個の階調電圧の中からいずれかの1個の階調電圧を選択し、選択した1個の階調電圧を上記データ信号として対応するデータ電極に印加することを特徴としている。

【0020】また、請求項2記載の発明は、請求項1記載の液晶ディスプレイの駆動方法に係り、1水平同期周期の略中央の所定期間だけ上記選択した1個の階調電圧を増幅して上記データ信号として対応するデータ電極に印加し、上記略中央の所定期間以降の期間では上記選択した1個の階調電圧をそのまま上記データ信号として対応するデータ電極に印加することを特徴としている。

【0021】また、請求項3記載の発明は、請求項1又は2に記載の液晶ディスプレイの駆動方法に係り、消費電力を削減するために上記デジタル映像データを反転する代わりに反転されるデータ反転信号と、上記極性信号との論理の組み合わせに基づいて、上記デジタル映像データをそのまま出力するか、あるいは反転して出力するかを決定することを特徴としている。

16

【0022】また、請求項4記載の発明は、行方向に所定間隔で設けられた複数本の走査電極と列方向に所定間隔で設けられた複数本のデータ電極との各交点にそれぞれ液晶セルが配列された液晶ディスプレイの上記複数本の走査電極に走査信号を順次印加するとともに、上記複数本のデータ電極にデータ信号を順次印加して上記液晶ディスプレイを駆動する液晶ディスプレイの駆動回路に係り、1水平同期周期ごと又は1垂直同期周期ごとに反転する極性信号に基づいて、デジタル映像データをそのまま出力するか、あるいは反転して出力するデータラッチと、上記液晶ディスプレイの正極性の印加電圧に対する透過率特性及び負極性の印加電圧に対する透過率特性に適合するように予め設定された正極性用の複数個の階調電圧及び負極性用の複数個の階調電圧を発生する階調電圧発生回路と、上記極性信号に基づいて、上記正極性用の複数個の階調電圧又は上記負極性用の複数個の階調電圧のいずれか一方の極性用の複数個の階調電圧を選択する極性選択回路と、そのままのデジタル映像データ又は反転したデジタル映像データに基づいて、選択した極性用の複数個の階調電圧の中からいずれかの1個の階調電圧を選択する階調電圧選択回路と、選択された1個の階調電圧を上記データ信号として対応するデータ電極に印加する出力回路とを備えてなることを特徴としている。

【0023】また、請求項5記載の発明は、請求項4記載の液晶ディスプレイの駆動回路に係り、上記階調電圧発生回路は、同一の抵抗値を有し、縦続接続された複数個の抵抗と、外部に設けられた階調電源から供給される最高電圧又は内部の電源電圧のいずれか一方を選択的に上記複数個の抵抗の一端に供給する第1のスイッチと、上記階調電源から供給される最低電圧又は内部の接地電圧のいずれか一方を選択的に上記複数個の抵抗の他端に上記第1のスイッチと連動して供給する第2のスイッチとを備え、上記複数個の抵抗の隣接する抵抗の接続点のうち、上記正極性用の複数個の階調電圧とすべき電圧を出現している複数個の接続点とが上記極性選択回路の対応する複数個の端子と接続され、上記第1及び第2のスイッチが上記複数個の抵抗の両端に上記最高電圧及び最低電圧を供給する場合には、上記複数個の抵抗の隣接する抵抗の接続点のうち、いずれかに上記最高電圧と上記最低電圧との中間電圧の少なくとも1個が印加されることを特徴としている。

【0024】また、請求項6記載の発明は、請求項4記載の液晶ディスプレイの駆動回路に係り、上記階調電圧発生回路は、予め各接続点が上記正極性用の複数個の階調電圧とすべき電圧を出現するようにそれぞれの値が設定され、縦続接続された第1の複数個の抵抗と、予め各接続点が上記負極性用の複数個の階調電圧とすべき電圧を出現するようにそれぞれの値が設定され、縦続接続さ

(10)

特開2002-215108

17

れた第2の複数個の抵抗と、上記極性信号により上記第1の複数個の抵抗の両端又は上記第2の複数個の抵抗の両端に電源電圧を印加する切換回路とを備えてなることを特徴としている。

【0025】また、請求項7記載の発明は、請求項6記載の液晶ディスプレイの駆動回路に係り、上記階調電圧発生回路は、外部に設けられた階調電源から供給される最高電圧又は内部の電源電圧のいずれか一方を選択的に上記第1及び第2の複数個の抵抗の一端に供給する第1のスイッチ群と、上記階調電源から供給される最低電圧又は内部の接地電圧のいずれか一方を選択的に上記第1及び第2の複数個の抵抗の他端に上記第1のスイッチ群と連動して供給する第2のスイッチ群とを備え、上記第1及び第2のスイッチ群が上記第1及び第2の複数個の抵抗の両端に上記最高電圧及び最低電圧を供給する場合には、上記第1及び第2の複数個の抵抗の隣接する抵抗の接続点のうち、いずれかに上記最高電圧と上記最低電圧との中間電圧の少なくとも1個が印加されることを特徴としている。

【0026】また、請求項8記載の発明は、請求項4乃至7のいずれか1に記載の液晶ディスプレイの駆動回路に係り、上記階調電圧選択回路は、電源電圧から接地電圧までわたる複数個の階調電圧のうち、高圧側の複数個の階調電圧がそれぞれ印加される複数個のPチャネルのMOSトランジスタと、低圧側の複数個の階調電圧がそれぞれ印加される複数個のNチャネルのMOSトランジスタとを備え、上記デジタル映像データに基づいて、いずれか1個のMOSトランジスタがオンして対応する階調電圧を出力することを特徴としている。

【0027】また、請求項9記載の発明は、請求項4乃至8のいずれか1に記載の液晶ディスプレイの駆動回路に係り、上記出力回路は、上記選択された1個の階調電圧を増幅する第1の増幅器と、上記第1の増幅器の出力端に設けられた第3のスイッチと、直列接続された上記第1の増幅器及び上記第3のスイッチの両端に並列接続された第4のスイッチとを備え、1水平同期周期の略中央の所定期間、上記第3のスイッチをオンして上記第1の増幅器が増幅した階調電圧を上記データ信号として対応するデータ電極に印加し、上記略中央の所定期間以降の期間では、上記第3のスイッチをオフするとともに、上記第4のスイッチをオンし、上記選択した1個の階調電圧をそのまま上記データ信号として対応するデータ電極に印加し、かつ、上記第1の増幅器のバイアス電流を遮断して非動作状態とすることを特徴としている。

【0028】また、請求項10記載の発明は、請求項4記載の液晶ディスプレイの駆動回路に係り、上記出力回路は、定電流回路と、上記定電流回路から供給されるバイアス電流を増幅する第2の増幅器と、上記第2の増幅器の出力端に設けられた第5のスイッチと、直列接続された上記第2の増幅器及び上記第5のスイッチの両端に

18

並列接続された第6のスイッチとを有するバイアス電流制御回路を備え、上記略中央の所定期間の間、上記定電流回路が定電流動作を行い、上記略中央の所定期間の前半は、上記第5のスイッチをオンして上記第2の増幅器が増幅したバイアス電流を上記第1の増幅器へ供給し、上記略中央の所定期間の後半では、上記第5のスイッチをオフするとともに、上記第6のスイッチをオンし、上記定電流回路からのバイアス電流をそのまま上記第1の増幅器へ供給することを特徴としている。

【0029】また、請求項11記載の発明は、請求項10記載の液晶ディスプレイの駆動回路に係り、上記1水平同期周期が60〜70 μ secである場合、上記略中央の所定期間は10 μ secであり、上記略中央の所定期間以降の期間は30 μ secであることを特徴としている。

【0030】また、請求項12記載の発明は、請求項4乃至11のいずれか1に記載の液晶ディスプレイの駆動回路に係り、上記データラッチは、水平同期信号と同一周期のストロブ信号に同期して、上記デジタル映像データを取り込み、1水平同期周期の間、取り込んだ上記デジタル映像データを保持するラッチと、上記ラッチの出力データを所定の電圧に変換するレベルシフタと、上記極性信号に基づいて、上記レベルシフタの出力データをそのまま出力するか、あるいは反転して出力するイクスクルーシブオアゲートとを備えてなることを特徴としている。

【0031】また、請求項13記載の発明は、請求項4乃至11のいずれか1に記載の液晶ディスプレイの駆動回路に係り、上記データラッチは、水平同期信号と同一周期のストロブ信号に同期して、上記デジタル映像データを取り込み、1水平同期周期の間、取り込んだ上記デジタル映像データを保持するラッチと、上記ラッチの出力データを所定の電圧に変換した第1のデータと、電圧変換とともに反転をも行った第2のデータとを出力するレベルシフタと、上記極性信号に基づいて、上記第1のデータ又は上記第2のデータのいずれか一方を出力する出力切換手段とを備えてなることを特徴としている。

【0032】また、請求項14記載の発明に係る携帯用電子機器は、請求項4乃至13のいずれか1に記載の液晶ディスプレイの駆動回路を備えてなることを特徴としている。

【0033】

【作用】この発明の構成によれば、表示画面が比較的小さい表示部として用いられる液晶ディスプレイをライン反転駆動方式やフレーム反転駆動方式により駆動する場合に、消費電力の低減、実装面積や実装部品の削減をすることができるとともに、高品質の画質を得ることができ、

【0034】

【発明の実施の形態】以下、図面を参照して、この発明の実施の形態について説明する。説明は、実施例を用い

(11)

特開2002-215108

19

20

て具体的にを行う。

A. 第1の実施例

まず、この発明の第1の実施例について説明する。図1は、この発明の第1の実施例であるカラー液晶ディスプレイ1の駆動回路の構成を示すブロック図である。この図において、図20の各部に対応する部分には同一の符号を付け、その説明を省略する。図1に示すカラー液晶ディスプレイ1の駆動回路においては、図20に示す制御回路2及びデータ電極駆動回路5に換えて、制御回路50及びデータ電極駆動回路32が新たに設けられているとともに、階調電圧発生回路3が取り除かれている。この例でも、カラー液晶ディスプレイ1の解像度が176×220画素であるとするので、そのドット画素数は、528×220画素となる。制御回路50は、例えば、AS1Cからなり、上記した制御回路2が有する機能の他、チップセレクト信号CSを生成してデータ電極駆動回路32へ供給する機能を有している。チップセレクト信号CSは、データ電極駆動回路32を標準モードに設定する場合に“L”レベルとなり、データ電極駆動回路32をバラツキ補正モードに設定する場合に“H”レベルとなる信号である。標準モード及びバラツキ補正モードについては後述する。

【0035】図2は、データ電極駆動回路32の構成を示すブロック図である。この図において、図22の各部に対応する部分には同一の符号を付け、その説明を省略する。図2に示すデータ電極駆動回路32においては、図22に示す制御回路15、データラッチ16、階調電圧発生回路17及び階調電圧選択回路18に換えて、制御回路33、データラッチ34、階調電圧発生回路35及び階調電圧選択回路36が新たに設けられているとともに、極性選択回路37が付け加えられている。制御回路33は、制御回路50から供給されるストロープ信号STBと極性信号POLとに基づいて、ストロープ信号STBを所定時間遅延したストロープ信号STB₁と、極性信号POLを所定時間遅延した極性信号POL₁と、ストロープ信号STB₁と逆相の関係にあるスイッチ制御信号SWAと、極性選択回路37を制御するためのスイッチ切換信号S_{swp}及びS_{swm}とを生成する。制御回路33は、ストロープ信号STB₁及び極性信号POL₁をデータラッチ34へ供給し、スイッチ制御信号SWAを出力回路19へ供給し、スイッチ切換信号S_{swp}及びS_{swm}を極性選択回路37へ供給する。

【0036】データラッチ34は、制御回路33から供給されるストロープ信号STB₁の立ち上がりに同期して、データレジスタ14から供給される表示データPD₁～PD₂を取り込み、次にストロープ信号STB₁が供給されるまで、すなわち、1水平同期期間の間、取り込んだ表示データPD₁～PD₂を保持する。次に、データラッチ34は、保持した表示データPD₁

～PD₂を所定の電圧に変換した後、極性信号POL₁に基づいて、所定の電圧に変換されただけの表示データPD₁～PD₂。又は所定の電圧に変換された後反転された表示データPD₁～PD₂を表示データPD₁₁～PD₁₂。として階調電圧選択回路36へ供給する。ここで、図3にデータラッチ34の一部の構成を示す。データラッチ34は、528個のデータラッチ部34₁～34₂から構成されている。データラッチ部34₁～34₂は、各構成要素の添え字が異なるとともに、入出力される信号の添え字が異なる以外は同一構成であるので、以下ではデータラッチ部34₁についてのみ説明する。データラッチ部34₁は、図3に示すように、ラッチ38₁と、レベルシフタ39₁と、インバータ40₁と、イクスクルーシブオアゲート41₁とから構成されている。ラッチ38₁は、ストロープ信号STB₁の立ち上がりに同期して、6ビットパラレルの表示データPD₁を同時に取り込み、次にストロープ信号STB₁が供給されるまで保持する。レベルシフタ39₁は、ラッチ38₁の6ビットパラレルの出力データの電圧を3Vから5Vに変換する。インバータ40₁は、極性信号POL₁を反転する。イクスクルーシブオアゲート41₁は、極性信号POL₁が“H”レベルの時、すなわち、インバータ40₁の出力信号が“L”レベルの時、レベルシフタ39₁の6ビットパラレルの出力データをそのまま正極性の表示データPD₁₁として出力し、極性信号POL₁が“L”レベルの時、すなわち、インバータ40₁の出力信号が“H”レベルの時、レベルシフタ39₁の6ビットパラレルの出力データを反転して負極性の表示データPD₁₁として出力する。このように、極性信号POL₁に応じて表示データPD₁～PD₂をそのまま出力したり、反転して出力することにより、従来のように、極性信号POL₁に応じて階調電圧V₁～V₂の極性を切り換える必要がない。したがって、階調電圧発生回路35においては、図4に示すように、階調電圧V₁～V₂の極性自体は固定している。また、レベルシフタ39₁を設けているのは、以下に示す理由による。すなわち、データ電極駆動回路32は、消費電力の削減及びそのチップサイズの縮小化を目的として、シフトレジスタ12、データバッファ13、データレジスタ14、制御回路33及びデータラッチ34の電源電圧を3Vとしている。一方、カラー液晶ディスプレイ1は、一般に5Vで動作するので、階調電圧選択回路36及び出力回路19は0V～5Vの範囲で動作するように設定されている。したがって、ラッチ38₁の出力データの電圧が3Vのままでは階調電圧選択回路36及び出力回路19を駆動することができない。そこで、レベルシフタ39₁を設けてラッチ38₁の出力データの電圧を3Vから5Vに変換しているのである。

【0037】図2に示す階調電圧発生回路35は、図4に示すように、例えば、249個の抵抗42₁～42

(12)

特開2002-215108

21

2:。と、PチャネルのMOSトランジスタ43と、NチャネルのMOSトランジスタ44と、インバータ45とから構成されている。抵抗42:~42:。は、同一の抵抗値 r を有し、縦続接続されている。MOSトランジスタ43は、ソースに電源電圧 V_{DD} が印加され、ゲートに制御回路50から供給されるチップセレクト信号CSが印加され、ドレインが抵抗42:の一端に接続されている。MOSトランジスタ44は、ドレインが抵抗42:。の一端に接続され、ゲートにインバータ45の出力信号が印加され、ソースが接地されている。インバータ45にはチップセレクト信号CSが入力されている。この例の階調電圧発生回路35は、上記したように、液晶セルの印加電圧-透過率特性が正極性の印加電圧の場合と負極性の印加電圧の場合とで異なることに対応して、極性選択回路37から正極性用の階調電圧 $V_{11} \sim V_{15}$ と、負極性用の階調電圧 $V_{11} \sim V_{15}$ とを出力するために、251個の分圧電圧を出力するように構成されている。さらに、この例の階調電圧発生回路35は、外部に設けられた階調電圧から階調電圧を供給することなくデータ駆動回路42内部だけで正極性用の階調電圧 $V_{11} \sim V_{15}$ 及び負極性用の階調電圧 $V_{11} \sim V_{15}$ として出力するべき分圧電圧を出力する標準モードと、従来と同様、外部に設けられた階調電圧から5個の階調電圧 $V_{11} \sim V_{15}$ が供給されて正極性用の階調電圧 $V_{11} \sim V_{15}$ 、及び負極性用の階調電圧 $V_{11} \sim V_{15}$ として出力するべき分圧電圧を出力するバラツキ補正モードとがある。

【0038】標準モードの場合、制御回路50から“L”レベルのチップセレクト信号CSが供給され、MOSトランジスタ43及び44がともにオンする。これにより、縦続接続された抵抗42:~42:。の一端に電源電圧 V_{DD} が印加されるとともに、他端が接地され、電源電圧 V_{DD} と接地との間の電圧を抵抗42:~42:。によって分圧して得られた251個の分圧電圧が出力される。したがって、カラー液晶ディスプレイ1の印加電圧-透過率特性が判明した段階で、その特性に適合するように、251個の分圧電圧の中から予めいずれの電圧を正極性用の階調電圧 $V_{11} \sim V_{15}$ 及び負極性用の階調電圧 $V_{11} \sim V_{15}$ として取り出すかを設定しておけば良い。一方、バラツキ補正モードの場合、制御回路50から“H”レベルのチップセレクト信号CSが供給され、MOSトランジスタ43及び44がともにオフするとともに、外部に設けられた階調電圧から5個の階調電圧 $V_{11} \sim V_{15}$ が供給される。これにより、階調電圧 V_{11} が抵抗42:の一端に、階調電圧 V_{12} が抵抗42:と抵抗42:との接続点に、階調電圧 V_{13} が抵抗42:と抵抗42:との接続点に、階調電圧 V_{14} が抵抗42:と抵抗42:との接続点に、階調電圧 V_{15} が抵抗42:の一端に印加される。したがって、5個の階調電圧 $V_{11} \sim V_{15}$ が抵抗

22

42:~42:。の抵抗比に応じて分圧して得られた251個の電圧が出力される。つまり、このバラツキ補正モードにおいては、個々のカラー液晶ディスプレイ1の印加電圧-透過率特性にバラツキが大きい場合、上記標準モードによって設定された251個の分圧電圧だけではカラー液晶ディスプレイ1の印加電圧-透過率特性に十分に適合することができない場合を想定している。このバラツキ補正モードにおいては、その場合であっても、個々のカラー液晶ディスプレイ1の印加電圧-透過率特性に応じた正極性用の階調電圧 $V_{11} \sim V_{15}$ 及び負極性用の階調電圧 $V_{11} \sim V_{15}$ を設定するための分圧電圧を出力することができる。もっとも、階調電圧を外部に設けるといっても、供給される階調電圧 $V_{11} \sim V_{15}$ を階調電圧発生回路35内部において251個の電圧に分圧するので、従来のように9個の階調電圧 $V_{11} \sim V_{15}$ は必要ない。この例のように最大でも5個、最小では3個の階調電圧 $V_{11} \sim V_{15}$ を外部に設けられた階調電圧において発生させれば、各カラー液晶ディスプレイ1の印加電圧-透過率特性に十分に適合させることができる。したがって、階調電圧を制御回路50とともにプリント基板に実装してもその実装面積を従来より削減することができる。さらに、この例の階調電圧発生回路35を有するデータ駆動回路42をICで構成する場合には、抵抗42:~42:。を形成するためのマスクを共通に使用することができるという汎用性がある。したがって、カラー液晶ディスプレイ1の印加電圧-透過率特性が判明した段階で、いずれの抵抗間の電圧を階調電圧として取り出すかを配線をつなぐことにより設定することができる。また、各抵抗42:~42:。は、アルミニウムを用いてICの上層のアルミニウム配線層に形成することができるという利点がある。

【0039】図2に示す極性選択回路37は、スイッチ群46、及び46。から構成され、スイッチ切換信号 S_{11} 及び S_{12} に基づいて、1ラインごとに、正極性用の階調電圧 $V_{11} \sim V_{15}$ と、負極性用の階調電圧 $V_{11} \sim V_{15}$ とを切り替えて出力する。スイッチ群46、は、64個のスイッチからなる。スイッチ群46。を構成する各スイッチの一端は、カラー液晶ディスプレイ1の正極性の印加電圧-透過率特性に応じて、縦続接続された抵抗42:~42:。の対応する各抵抗の接続点と予め接続されている。スイッチ群46。を構成する各スイッチは、制御回路33から供給されるスイッチ切換信号 S_{11} が“H”レベルの時に一斉にオンして、抵抗42:~42:。の対応する各抵抗の接続点間に出現した64個の電圧を正極性用の階調電圧 $V_{11} \sim V_{15}$ として出力する。スイッチ群46。は、64個のスイッチからなる。スイッチ群46。を構成する各スイッチの一端は、カラー液晶ディスプレイ1の負極性の印加電圧-透過率特性に応じて、縦続接続された抵抗42:~42:

(13)

特開2002-215108

23

2. . . の対応する各抵抗の接続点と予め接続されている。スイッチ群46。を構成する各スイッチは、制御回路33から供給されるスイッチ切換信号 S_{WA} が“H”レベルの時に一斉にオンして、抵抗42₁～42₂₄の対応する各抵抗の接続点間に出現した64個の電圧を負極性用の階調電圧 V_{11} ～ V_{24} として出力する。

【0040】図2に示す階調電圧選択回路36は、図5に示すように、階調電圧選択部36₁～36₂₄から構成されており、極性選択回路37から供給される正極性用又は負極性用の階調電圧 V_{11} ～ V_{24} が各階調電圧選択部36₁～36₂₄に並列的に供給されている。各階調電圧選択部36₁～36₂₄は、対応するデジタルの6ビットの表示データ PD'_{11} ～ PD'_{24} の値に基づいて、64個の正極性用又は負極性用の階調電圧 V_{11} ～ V_{24} の中から1個の階調電圧を選択し、出力回路19の対応する増幅器に供給する。階調電圧選択部36₁～36₂₄は、同一構成であるので、以下では階調電圧選択部36₁についてのみ説明する。階調電圧選択部36₁は、図6に示すように、MPX47と、PチャネルのMOSトランジスタ48₁～48₂₄と、NチャネルのMOSトランジスタ49₁～49₂₄とから構成されている。MPX47は、対応する6ビットの表示データ PD'_{11} の値に基づいて、64個のMOSトランジスタ48₁～48₂₄及び49₁～49₂₄のいずれか1個をオンさせる。各MOSトランジスタ48₁～48₂₄及び49₁～49₂₄は、MPX47によりオンされ、対応する階調電圧をデータ赤信号、データ緑信号、あるいはデータ青信号として出力する。なお、各々32個のMOSトランジスタ48及び49の個数については、各々の特性に応じて適宜一方の個数を増やし、その分だけ他方の個数を減らしても良い。出力回路19は、図5に示すように、528個の出力部19₁～19₅₂₈とからなる。各出力部19₁～19₅₂₈は、それぞれ対応する増幅器30₁～30₅₂₈と、各増幅器30₁～30₅₂₈の後段に設けられた528個のスイッチ31₁～31₅₂₈とから構成されている。出力回路19は、階調電圧選択回路36から供給される対応するデータ赤信号、データ緑信号、データ青信号を増幅した後、制御回路33から供給されるスイッチ制御信号 S_{WA} によってオンされたスイッチ31₁～31₅₂₈を介してカラー液晶ディスプレイ1の対応するデータ電極に印加する。図6には、表示データ PD'_{11} に対応するデータ赤信号 S_{11} を出力するために設けられた増幅器30₁と、スイッチ31₁とを示している。

【0041】次に、上記構成の液晶ディスプレイの駆動回路の動作のうち、制御回路50、共通電源4及びデータ電極駆動回路32の動作について、図7に示すタイミング・チャートを参照して説明する。なお、データ電極駆動回路32は、制御回路50から“L”レベルのチップセレクト信号CSが常時供給されており、標準モードに

24

設定されているものとする。まず、制御回路50は、図示せぬクロックCLKと、図7(1)に示すストロブ信号STBと、図7(2)に示すように、ストロブ信号STBよりクロックCLKのパルス数個分遅延された水平スタートパルスSTHと、図7(3)に示す極性信号POLとをデータ電極駆動回路32へ供給する。これにより、データ電極駆動回路32のシフトレジスタ12は、クロックCLKに同期して、水平スタートパルスSTHをシフトするシフト動作を行うとともに、176ビットの平行のサンプリングパルス SP_{11} ～ SP_{176} を出力する。これと同時に、制御回路50は、外部から供給される各6ビットの赤データ D_{11} 、緑データ D_{12} 、青データ D_{13} を18ビットの表示データ D_{110} ～ D_{115} 、 D_{120} ～ D_{125} に変換してデータ電極駆動回路32へ供給する(図示略)。これにより、18ビットの表示データ D_{110} ～ D_{115} 、 D_{120} ～ D_{125} 、 D_{130} ～ D_{135} は、データ電極駆動回路32のデータバッファ13において、クロックCLKより所定時間遅延されたクロックCLKに同期してクロックCLKのパルス1個分保持された後、表示データ D'_{110} ～ D'_{115} 、 D'_{120} ～ D'_{125} 、 D'_{130} ～ D'_{135} としてデータレジスタ14へ供給される。したがって、表示データ D'_{110} ～ D'_{115} 、 D'_{120} ～ D'_{125} 、 D'_{130} ～ D'_{135} は、シフトレジスタ12から供給されるサンプリングパルス SP_{11} ～ SP_{176} に同期して順次表示データ PD_{11} ～ PD_{176} としてデータレジスタ14に取り込まれた後、ストロブ信号STBの立ち上がり時に同期して一斉にデータラッチ34に取り込まれ、各ラッチ38₁～38₁₇₆(図3にはラッチ38₁のみ示す)において1水平同期期間の間、保持される。

【0042】データラッチ34の各ラッチ38₁～38₁₇₆において1水平同期期間の間保持された表示データ PD_{11} ～ PD_{176} は、レベルシフタ39₁～39₁₇₆においてその電圧が3Vから5Vに変換された後、図7(3)に示す極性信号POLが“H”レベルの時は、イクスクルーシブオアゲート41₁～41₁₇₆からそのまま正極性の表示データ PD'_{11} ～ PD'_{176} として出力され、極性信号POLが“L”レベルの時は、イクスクルーシブオアゲート41₁～41₁₇₆により反転されて負極性の表示データ PD'_{11} ～ PD'_{176} として出力される。一方、図4に示す階調電圧発生回路35においては、上記したように、制御回路50から“L”レベルのチップセレクト信号CSが供給され、標準モードに設定されているので、MOSトランジスタ43及び44がともにオンしている。これにより、縦続接続された抵抗42₁～42₂₄の一端に電源電圧 V_{DD} が印加されるとともに、他端が接地され、電源電圧 V_{DD} と接地との間の電圧を抵抗42₁～42₂₄によって分圧して得られた251個の電圧が出力される。また、図7(3)に示す極性信号POLが“H”レベルの時は、制御

(14)

特開2002-215108

25

回路33から図7(5)に示すタイミングで“H”レベルのスイッチ切換信号 S_{swp} が、図7(6)に示すタイミングで“L”レベルのスイッチ切換信号 S_{swm} がそれぞれ極性選択回路37へ供給される。したがって、図4に示す極性選択回路37においては、上記スイッチ切換信号 S_{swp} 及び S_{swm} に基づいて、スイッチ群46が一斉にオンするとともに、スイッチ群46が一斉にオフする。これにより、抵抗42₁～42₂の対応する各抵抗の接続点間に出現した64個の電圧が正極性用の階調電圧 V_1 ～ V_6 として出力され、階調電圧選択回路36へ供給される。

【0043】したがって、階調電圧選択回路36の各階調電圧選択部36₁～36₆において、MPX47が対応する6ビットのそのまゝの表示データ PD'_1 ～ PD'_6 の値に基づいて、64個のMOSTランジスタ48₁～48₆及び49₁～49₆のいずれか1個をオンする。これにより、オンしたMOSTランジスタから対応する正極性用の階調電圧がデータ赤信号、データ緑信号、データ青信号として出力される。データ赤信号、データ緑信号及びデータ青信号は、出力回路19の対応する増幅器30₁～30₆において増幅される。次に、増幅器30₁～30₆の出力データは、図7(1)に示すストロブ信号STBが立ち下がるタイミングで立ち上がるスイッチ制御信号SWA(図7(7)参照)によってオンされたスイッチ31₁～31₆を経て、データ赤信号、データ緑信号及びデータ青信号 S_1 ～ S_6 として、カラー液晶ディスプレイ1の対応するデータ電極に印加される。図7(8)には、表示データ PD の値が「000000」である場合のデータ赤信号 S_1 の波形の一例を示している。この場合、図3に示すデータラッチ部34₁からは、表示データ PD の値「000000」は、そのまゝ表示データ PD'_1 の値として出力される。したがって、階調電圧選択部36₁において、MPX47が対応する表示データ PD'_1 の値「000000」に基づいて、MOSTランジスタ48₁をオンし、最も電源電圧 V_0 に近い正極性用の階調電圧 V_1 がデータ赤信号 S_1 として出力される。図7(8)において、ストロブ信号STBが“H”レベルの時にデータ赤信号 S_1 を点線で示しているのは、スイッチ31₁がオフされており、出力部19から出力されるデータ赤信号 S_1 によりカラー液晶ディスプレイ1の対応するデータ電極に印加される電圧は、ハイインピーダンス状態にあるからである。一方、共通電線4は、“H”レベルの極性信号POLに基づいて、図7(4)に示すように、共通電位 V_{com} を接地レベル(GND)としてカラー液晶ディスプレイ1の共通電極に印加する。したがって、ノーマリー・ホワイト型であるカラー液晶ディスプレイ1の対応する画素には黒レベルが表示される。

【0044】一方、図7(3)に示す極性信号POL

26

が“L”レベルの時は、上記したように、データラッチ34の各ラッチ38₁～38₆において1水平同期期間の間保持された表示データ PD_1 ～ PD_6 は、レベルシフト39₁～39₆においてその電圧が3Vから5Vに変換された後、イクスクルーシブオアゲート41₁～41₆により反転されて負極性の表示データ PD'_1 として出力される。また、図4に示す階調電圧発生回路35においては、標準モードに設定されているので、MOSTランジスタ43及び44がともにオンしている。これにより、縦続接続された抵抗42₁～42₆の一端に電源電圧 V_0 が印加されるとともに、他端が接地され、電源電圧 V_0 と接地との間の電圧を抵抗42₁～42₆によって分圧して得られた251個の電圧が出力される。さらに、図7(3)に示す極性信号POLが“L”レベルの時は、制御回路33から図7(5)に示すタイミングで“L”レベルのスイッチ切換信号 S_{swp} が、図7(6)に示すタイミングで“H”レベルのスイッチ切換信号 S_{swm} がそれぞれ極性選択回路37へ供給される。したがって、図4に示す極性選択回路37においては、上記スイッチ切換信号 S_{swp} 及び S_{swm} に基づいて、スイッチ群46が一斉にオフするとともに、スイッチ群46が一斉にオンする。これにより、抵抗42₁～42₆の対応する各抵抗の接続点間に出現した64個の電圧が負極性用の階調電圧 V_1 ～ V_6 として出力され、階調電圧選択回路36へ供給される。

【0045】したがって、階調電圧選択回路36の各階調電圧選択部36₁～36₆において、MPX47が対応する6ビットの反転された表示データ PD'_1 ～ PD'_6 の値に基づいて、64個のMOSTランジスタ48₁～48₆及び49₁～49₆のいずれか1個をオンする。これにより、オンしたMOSTランジスタから対応する負極性用の階調電圧がデータ赤信号、データ緑信号、データ青信号として出力される。データ赤信号、データ緑信号及びデータ青信号は、出力回路19の対応する増幅器30₁～30₆において増幅される。次に増幅器30₁～30₆の出力データは、図7(1)に示すストロブ信号STBが立ち下がるタイミングで立ち上がるスイッチ制御信号SWA(図7(7)参照)によってオンされたスイッチ31₁～31₆を経て、データ赤信号、データ緑信号及びデータ青信号 S_1 ～ S_6 として、カラー液晶ディスプレイ1の対応するデータ電極に印加される。図7(8)には、表示データ PD の値が「000000」である場合のデータ赤信号 S_1 の波形の一例を示している。この場合、図3に示すデータラッチ部34₁においては、表示データ PD の値「000000」は、反転され、値「111111」を有する表示データ PD'_1 として出力される。したがって、階調電圧選択部36₁において、MPX47が対応する表示データ PD'_1 の値「1

(15)

特開2002-215108

27

28

「11111」に基づいて、MOSトランジスタ49_gがオンし、最も接近GNDに近い負極性の階調電圧V_{0g}がデータ赤信号S_gとして出力される。一方、共通電圧4は、「L」レベルの極性信号POLに基づいて、図7(4)に示すように、共通電位V_{0g}を電極電圧レベル(V_{0g})としてカラー液晶ディスプレイ1の共通電極に印加する。したがって、ノーマリー・ホワイト型であるカラー液晶ディスプレイ1の対応する画素には同じく黒レベルが表示される。なお、極性選択回路37を構成するスイッチ群46_gとスイッチ群46_hとを同時にオン/オフすることにより、不定の階調電圧V_{0g}～V_{0h}が出力されてしまう危険性がある場合には、図7(5)に示すスイッチ切換信号S_{ggh}の立ち上がり及び立ち下りのタイミングと、図7(6)に示すスイッチ切換信号S_{ghg}の立ち上がり及び立ち下りのタイミングとをずらすようにすれば良い。

【0046】このように、この例の構成によれば、従来のように、極性信号POLに応じて階調電圧V_{0g}～V_{0h}の極性を1ラインごと切り換える代わりに、極性信号POLに応じて1ラインごと表示データPD'_g～PD'_hをそのまま出力したり、反転して出力している。したがって、階調電圧選択回路36の各階調電圧選択部36_g～36_hを従来のようにトランスファゲートにより構成する必要がなく、図6に示すように、高電圧側をPチャネルのMOSトランジスタ48_g～48_hで構成し、低電圧側をNチャネルのMOSトランジスタ49_g～49_hで構成することができる。これにより、各階調電圧選択部36_g～36_hの素子数を約半分に削減することができる。また、標準モードの場合には、データ電極駆動回路32の外部に階調電源を設ける必要がない。さらに、バランス補正モードの場合であっても、供給すべき階調電圧は最大でも5個であり、階調電源をICで構成した場合でも、そのチップサイズは従来に比べて小さい。したがって、プリント基板の実装面積を削減することができるとともに、階調電圧選択回路36を有するデータ電極駆動回路32を構成するICの回路規模が小さくなってチップサイズを削減することができる。これにより、上記したノート型、パーム型、ポケット型等のコンピュータ、PDA、あるいは携帯電話、PHSなど、バッテリー等により駆動される携帯用電子機器の小型化・軽量化を促進することができる。

【0047】また、この例の構成によれば、上記したように、階調電圧選択回路36の各階調電圧選択部36_g～36_hをMOSトランジスタ48_g～48_h及びMOSトランジスタ49_g～49_hで構成するので、それらの寄生容量が半減し、これに伴って階調電圧発生回路35及び階調電圧選択回路36における消費電力は、従来の2.125mWから約半になる。これにより、上記携帯用電子機器の消費電力を削減することが

でき、それらの使用可能時間も長くなる。また、この例の構成によれば、階調電圧発生回路35を構成する抵抗42_g～42_hに流れる充放電電流の量も時間も削減することができるので、従来のように、カラー液晶ディスプレイ1に表示された画面のコントラストが悪くなるということはない。また、この例の構成によれば、液晶セルの印加電圧-透過率特性が正極性の印加電圧の場合と負極性の印加電圧の場合とで異なることに対応して、正極性用の階調電圧V_{0g}～V_{0h}と、負極性用の階調電圧V_{0g}～V_{0h}とを出力するようにしたので、色補正を容易に行うことができ、高品質の画質を得ることができる。

【0048】B. 第2の実施例

次に、この発明の第2の実施例について説明する。図8は、この発明の第2の実施例であるカラー液晶ディスプレイ1の駆動回路の構成を示すブロック図である。この図において、図1の各部に対応する部分には同一の符号を付け、その説明を省略する。図8に示すカラー液晶ディスプレイ1の駆動回路においては、図1に示す制御回路2及びデータ電極駆動回路32に換えて、制御回路51及びデータ電極駆動回路52が新たに設けられている。この例でも、カラー液晶ディスプレイ1の解像度が176×220画素であるとするので、そのドット画素数は、528×220画素となる。制御回路51は、例えば、ASICからなり、上記した制御回路50が有する機能のうち、チップセレクト信号CSを生成する機能に換えて、増幅器制御信号VSを生成してデータ電極駆動回路52へ供給する機能を有している。増幅器制御信号VSは、データ電極駆動回路52の出力回路56を構成する各増幅器61_g～61_hを動作状態とするために、1水平同期期間のうち、略中央の所定期間(例えば、約10μsec)だけ「H」レベルとなり、この期間以外は各増幅器61_g～61_hを非動作状態とするために「L」レベルとなる信号である。

【0049】図9は、データ電極駆動回路52の構成を示すブロック図である。この図において、図2の各部に対応する部分には同一の符号を付け、その説明を省略する。図9に示すデータ電極駆動回路52においては、図2に示す制御回路33、データラッチ34、階調電圧発生回路35及び出力回路19に換えて、制御回路53、データラッチ54、階調電圧発生回路55及び出力回路56が新たに設けられている。制御回路53は、制御回路51から供給されるストロブ信号STB、極性信号POL及び増幅器制御信号VSに基づいて、ストロブ信号STBと、極性信号POLと、増幅器制御信号VS_g～VS_hと、スイッチ制御信号SWA及びSWSと、スイッチ切換信号S_{ggh}及びS_{ghg}とを生成する。ストロブ信号STBはストロブ信号STBを所定時間遅延した信号であり、極性信号POLは極性信号POLを所定時間遅延した信号である。増幅器制御

(15)

特開2002-215108

29

30

信号V_Sは、増幅器制御信号V_Sを所定時間遅延した信号であり、1水平同期期間のうち、略中央の所定期間（例えば、約10μsec）だけ“H”レベルとなる信号である。増幅器制御信号V_Sは、増幅器制御信号V_Sが“L”レベルから“H”レベルに立ち上がると略同時に“H”レベルに立ち上がる信号である。さらに、増幅器制御信号V_Sは、出力回路56を構成するバイアス電流制御回路67から各出力部56₁～56₅へ供給されるバイアス電圧が安定した後（例えば、約3μsec）に“L”レベルに立ち下がる信号である。増幅器制御信号V_Sは、増幅器制御信号V_Sが“H”レベルから“L”レベルに立ち下ると略同時に“H”レベルに立ち上がり、例えば、約7μsec経過後、増幅器制御信号V_Sが“H”レベルから“L”レベルに立ち下ると略同時に“L”レベルに立ち下がる信号である。スイッチ制御信号S_{WA}は、増幅器制御信号V_Sを所定時間遅延した信号である。スイッチ制御信号S_{WS}は、1水平同期期間のうち、スイッチ制御信号S_{WA}が“H”レベルから“L”レベルに立ち下ると略同時に“H”レベルに立ち上がり、例えば、約30μsec経過後、1水平同期期間の終了と略同時に“L”レベルに立ち下がる信号である。スイッチ切換信号S_{swp}及びS_{swk}は、極性選択回路37を制御するための信号である。制御回路53は、ストロブ信号STB₁及び極性信号POL₁をデータラッチ54へ供給し、増幅器制御信号V_S、V_S、スイッチ制御信号S_{WA}及びS_{WS}を出力回路56へ供給し、スイッチ切換信号S_{swp}及びS_{swk}を極性選択回路37及び階調電圧発生回路55へ供給する。

【0050】データラッチ54は、制御回路53から供給されるストロブ信号STB₁の立ち上がりと同期して、データレジスタ14から供給される表示データPD₁～PD₅を取り込み、次にストロブ信号STB₁が供給されるまで、すなわち、1水平同期期間の間、取り込んだ表示データPD₁～PD₅を保持した後、所定の電圧に変換する。また、データラッチ54は、極性信号POL₁に基づいて、所定の電圧に変換されただけの表示データPD₁～PD₅又は所定の電圧に変換された後反転された表示データPD₁～PD₅を表示データPD'₁～PD'₅として階調電圧選択回路36へ供給する。ここで、図10にデータラッチ54の一部の構成を示す。データラッチ54は、528個のデータラッチ部54₁～54₅₂₈から構成されている。データラッチ部54₁～54₅₂₈は、各構成要素の添え字が異なるとともに、入出力される信号の添え字が異なる以外は同一構成であるので、以下ではデータラッチ部54₁についての説明する。データラッチ部54₁は、図10に示すように、ラッチ57₁と、レベルシフタ58₁と、切換手段59₁と、インバータ60₁及び61₁とから構成されている。ラッチ57₁は、ストロブ信号STB₁の立ち上がりと同期して、

6ビットの表示データPD₁を取り込み、次にストロブ信号STB₁が供給されるまで保持する。レベルシフタ58₁は、ラッチ57₁の出力データの電圧を3Vから5Vに変換したデータと、電圧変換とともに反転も行ったデータとを出力する。切換手段59₁は、スイッチ59₁及び59₂とからなる。切換手段59₁は、極性信号POL₁が“H”レベルの時にスイッチ59₁がオンしてレベルシフタ58₁から供給されるデータを出力し、極性信号POL₁が“L”レベルの時にスイッチ59₂がオンしてレベルシフタ58₁から供給されるデータを出力する。インバータ60₁は、切換手段59₁から供給されるデータを反転し、インバータ61₁は、インバータ60₁から供給されるデータを反転して表示データPD'₁として出力する。すなわち、データラッチ部54₁は、極性信号POL₁が“H”レベルの時に正極性の表示データPD'₁を出力し、極性信号POL₁が“L”レベルの時に負極性の表示データPD'₁を出力する。つまり、このデータラッチ部54₁は、図3に示すデータラッチ部34₁と同一の機能を有している。しかし、このデータラッチ部54₁は、データラッチ部34₁よりも部品点数が少ないため、より一層実装部品を削減することができる。

【0051】図9に示す階調電圧発生回路55は、図11に示すように、抵抗62₁～62₅及び63₁～63₅と、スイッチ64₁～64₅及び65₁とから構成されている。抵抗62₁～62₅は、カラー液晶ディスプレイ1の正極性の印加電圧に対する透過率特性に適合するように、それぞれ抵抗値が異なって縦続接続されている。一方、抵抗63₁～63₅は、カラー液晶ディスプレイ1の負極性の印加電圧に対する透過率特性に適合するように、それぞれ抵抗値が異なって縦続接続されている。さらに、抵抗62₁～62₅と抵抗63₁～63₅のそれぞれの全体の抵抗値の分布も異なっている。これにより、より精確な階調電圧（例えば、階調電圧V₂として2.020Vを、階調電圧V₃として2.003Vなど）を発生させることができる。この点、上記した第1の実施例においては、図4に示す階調電圧発生回路35は、一定の電圧値間隔（例えば、20mV間隔）だけでしか階調電圧を設定することができない。この点、電圧値間隔を決めることが考えられるが、抵抗42の個数が増加してしまう。スイッチ64₁は、一端に電源電圧V_{DD}が印加されるとともに、他端が抵抗62₁の一端に接続され、制御回路53から供給されるスイッチ切換信号S_{swp}が“H”レベルの時にオンして、縦続接続された抵抗62₁～62₅の一端に電源電圧V_{DD}を印加する。スイッチ64₂は、一端に電源電圧V_{DD}が印加されるとともに、他端が抵抗63₁の一端に接続され、制御回路53から供給されるスイッチ切換信号S_{swk}が“H”レベルの時にオンして、縦続接続された抵抗63₁～63₅の一端

(17)

特開2002-215108

31

に電圧 V_{DD} を印加する。スイッチ65は、一端が接地されるとともに、他端が抵抗62の一端に接続され、スイッチ切換信号 S_{SW} が“H”レベルの時にオンして、縦続接続された抵抗62の他端を接地する。スイッチ65は、一端が接地されるとともに、他端が抵抗63の一端に接続され、スイッチ切換信号 S_{SW} が“H”レベルの時にオンし、縦続接続された抵抗63の他端を接地する。なお、図11において、極性選択回路37は、図4に示す極性選択回路37と同一構成及び同一機能であるので、その説明を省略する。この例の階調電圧発生回路55においては、図4に示す階調電圧発生回路35のように標準モードとバラツキ補正モードとを切り換える機能は付与されていない。しかし、制御回路51に上記したチップセレクト信号 \overline{CS} を生成する機能を付加するとともに、階調電圧発生回路55に、図4に示すMOSトランジスタ43及び44、インバータ45等の若干の部品を追加するだけで、階調電圧発生回路55に標準モードとバラツキ補正モードとを切り換える機能を付与することはできる。

【0052】図9に示す出力回路56は、図12に示すように、528個の出力部56₁～56₂₅₆と、バイアス電流制御回路67とから構成されている。各出力部56₁～56₂₅₆は、増幅器66₁～66₂₅₆と、各増幅器66₁～66₂₅₆の後段に設けられたスイッチ68₁～68₂₅₆と、各増幅器66₁～66₂₅₆の入力端と対応するスイッチ68₁～68₂₅₆の出力端との間に並列接続されたスイッチ69₁～69₂₅₆とから構成されている。出力回路56は、階調電圧選択回路36から供給される対応するデータ赤信号、データ緑信号、データ青信号を、そのまま又は増幅した後、制御回路53から供給されるスイッチ切換信号 S_{SWA} 及び S_{SWS} によってオンされたスイッチ68₁～68₂₅₆又は69₁～69₂₅₆を経てカラー液晶ディスプレイ1の対応するデータ電極に印加する。各増幅器66₁～66₂₅₆は、バイアス電流制御回路67によってバイアス電流が制御される。図13には、表示データ PD' に対応するデータ赤信号 S_r を出力するために設けられた、増幅器66₁と、スイッチ68₁及び69₁とからなる出力部56₁を示している。スイッチ68₁は、スイッチ切換信号 S_{SWA} が“H”レベルの時にオンし、スイッチ69₁は、スイッチ切換信号 S_{SWS} が“H”レベルの時にオンする。図14は、バイアス電流制御回路67とバイアス電流制御回路67によってバイアス電流が制御される増幅器66₁の一部の構成を示す回路図である。バイアス電流制御回路67は、定電流回路70と、増幅器71及び72と、スイッチ73～76と、PチャンネルのMOSトランジスタ78と、NチャンネルのMOSトランジスタ79とから構成されている。定電流回路70は、制御回路53から供給される増幅器制御信号

32

V_{S1} が“H”レベルの時、定電流動作を行う。また、増幅器制御信号 V_{S1} が“H”レベルの時、MOSトランジスタ78及び79はともにオフし、増幅器66₁の定電流源トランジスタであるMOSトランジスタ80及び81にバイアス電流が供給できる状態とする。増幅器制御信号 V_{S1} が“H”レベルに立ち上がると略同時に増幅器制御信号 V_{S2} が“H”レベルに立ち上がる。これにより、スイッチ73及び74がともにオンし、定電流回路70から供給されるバイアス電流が増幅器71及び72を介して増幅器66₁のMOSトランジスタ80及び81に高速に供給される。次に、定電流回路70から供給されるバイアス電流が安定すると、増幅器制御信号 V_{S2} が“L”レベルに立ち下がり、これと略同時に増幅器制御信号 V_{S1} が“H”レベルに立ち上がる。これにより、スイッチ73及び74がともにオフすると略同時に、スイッチ75及び76がともにオンし、定電流回路70から供給されるバイアス電流が直接増幅器66₁のMOSトランジスタ80及び81にバイアス電流が供給されるようになる。そして、増幅器制御信号 V_{S1} が“L”レベルに立ち下がると、定電流回路70が定電流動作を停止するとともに、MOSトランジスタ78及び79がともにオンして増幅器66₁のMOSトランジスタ80及び81へのバイアス電流の供給を停止する。また、増幅器制御信号 V_{S1} が“L”レベルに立ち下ると略同時に増幅器制御信号 V_{S2} が“L”レベルに立ち下がるので、スイッチ75及び76がオフする。

【0053】このように、増幅器制御信号 V_{S1} が“H”レベルの時にだけ増幅器66₁～66₂₅₆にバイアス電流を供給して動作状態とするのは、以下に示す理由による。上記したように、携帯電話やPHSにおいては、解像度が 176×220 画素であるカラー液晶ディスプレイ1を約60Hzの周波数で駆動する場合、1水平同期周期は60～70 μ secであるのに対して、カラー液晶ディスプレイ1の実際の駆動時間は1水平同期周期当たり約40 μ secで済む。さらに、この約40 μ secのうち、増幅器66₁～66₂₅₆から出力されるデータ信号の電圧が所定の階調電圧の値に到達した後は階調電圧選択回路36から供給される階調電圧を直接カラー液晶ディスプレイ1のデータ電極に印加しても何ら問題ない。増幅器66₁～66₂₅₆が動作状態になってから増幅器66₁～66₂₅₆から出力されるデータ信号の電圧が所定の階調電圧の値に到達するまでの時間は、この例では約3 μ secであるとしている。そこで、この例においては、増幅器66₁～66₂₅₆には、1水平同期周期のうち、画像表示に必要な略中央の約10 μ secだけバイアス電流を供給して動作状態とし、その前後約20～30 μ sec、その後約30 μ secはバイアス電流を遮断して非動作状態として消費電力の低減を図るのである。1水平同期周期当たりの増幅器の動作時間が従来の場合1水平同期周期のすべて、すなわち、60～70 μ

(18)

特開2002-215108

33

secであるに対して、この例では約10μsecであるから、単純計算で、この例による消費電力は、従来の消費電力24mW程度の約1/6～約1/7（約3.4～4mW）となる。

【0054】次に、上記構成の液晶ディスプレイの駆動回路の動作のうち、制御回路51、共通電源4及びデータ電極駆動回路52の動作について、図15に示すタイミング・チャートを参照して説明する。まず、制御回路51は、図示せぬクロックCLKと、図15(1)に示すストロブ信号STBと、図15(2)に示すように、ストロブ信号STBよりクロックCLKのバース幅分遅延された水平スタートパルスSTHと、図15(3)に示す極性信号POLとをデータ電極駆動回路52へ供給する。これにより、データ電極駆動回路52のシフトレジスタ12は、クロックCLKに同期して、水平スタートパルスSTHをシフトするシフト動作を行うとともに、176ビットの平行のサンプリングパルスSP₁～SP₁₇₆を出力する。これと同時に、制御回路51は、外部から供給される各6ビットの赤データD_R、緑データD_G、青データD_Bを18ビットの表示データD₀₀～D₀₅₅、D₁₀₀～D₁₅₅、D₂₀₀～D₂₅₅に変換してデータ電極駆動回路52へ供給する（図示略）。これにより、18ビットの表示データD₀₀～D₀₅₅、D₁₀₀～D₁₅₅、D₂₀₀～D₂₅₅は、データ電極駆動回路52のデータバッファ13において、クロックCLKより所定時間遅延されたクロックCLKに同期してクロックCLKのバース幅分保持された後、表示データD'₀₀～D'₀₅₅、D'₁₀₀～D'₁₅₅、D'₂₀₀～D'₂₅₅としてデータレジスタ14へ供給される。したがって、表示データD'₀₀～D'₀₅₅、D'₁₀₀～D'₁₅₅、D'₂₀₀～D'₂₅₅は、シフトレジスタ12から供給されるサンプリングパルスSP₁～SP₁₇₆に同期して順次表示データPD₁～PD₅₅、としてデータレジスタ14に取り込まれた後、ストロブ信号STBの立ち上がりと同時に一斉にデータラッチ54に取り込まれ、各ラッチ57₁～57₅₅（図10にはラッチ57のみ示す）において1水平同期期間の間、保持される。

【0055】データラッチ54の各ラッチ57₁～57₅₅において1水平同期期間の間保持された表示データPD₁～PD₅₅は、図15(3)に示す極性信号POLが“H”レベルの時は、レベルシフト58₁～58₅₅においてその電圧が3Vから5Vに変換され、切換手段59₁～59₅₅のスイッチ59₁～59₅₅を経て、インバータ61₁～61₅₅から正極性の表示データPD'₁～PD'₅₅として出力され、極性信号POLが“L”レベルの時は、レベルシフト58₁～58₅₅においてその電圧が3Vから5Vに変換されるとともに反転され、切換手段59₁～59₅₅のスイッチ59

34

1₅₆～59₅₆及びインバータ60₁～60₅₅を経て、インバータ61₁～61₅₅から負極性の表示データPD'₁～PD'₅₅として出力される。また、図15(3)に示す極性信号POLが“H”レベルの時は、制御回路33から図15(6)に示すタイミングで“H”レベルのスイッチ切換信号S_{SWP}が、図15(7)に示すタイミングで“L”レベルのスイッチ切換信号S_{SWN}がそれぞれ図11に示す階調電圧発生回路55及び極性選択回路37へ供給される。これにより、階調電圧発生回路55において、スイッチ64₁及び65₁が“L”レベルのスイッチ切換信号S_{SWN}によりオフするとともに、スイッチ64₁及び65₁が“H”レベルのスイッチ切換信号S_{SWP}によりオンする。したがって、縦続接続された抵抗62₁～62₅₅の一端に電源電圧V_{DD}が印加されるとともに他端が接地され、64個の正極性用の階調電圧V₁～V₆₄が極性選択回路37へ供給される。また、極性選択回路37において、上記スイッチ切換信号S_{SWP}及びS_{SWN}に基づいて、スイッチ群46₁が一斉にオンするとともに、スイッチ群46₁が一斉にオフするので、階調電圧発生回路55から供給される64個の正極性用の階調電圧V₁～V₆₄がスイッチ群46₁の対応するスイッチを経て、階調電圧選択回路36へ供給される。

【0056】したがって、図12に示す階調電圧選択回路36の各階調電圧選択部36₁～36₅₅において、図13に示すMPX47が対応する6ビットのそのまの表示データPD'₁～PD'₅₅の値に基づいて、64個のMOSトランジスタ48₁～48₅₅及び49₁～49₅₅のいずれか1個をオンする。これにより、オンしたMOSトランジスタから対応する正極性用の階調電圧がデータ赤信号、データ緑信号、データ青信号として出力され、出力回路56の対応する出力部56₁～56₅₅へ供給される。一方、図15(1)に示すストロブ信号STBが立ち上がった時に極性信号POLが“H”レベルである場合（図15(3)参照）、出力回路56には、図15(7)及び(9)に示すように、いずれも“L”レベルのスイッチ制御信号SWA及びSWBが供給される。これにより、出力回路56の各出力部56₁～56₅₅においては、スイッチ68₁～68₅₅及び69₁～69₅₅はいずれもオフする。したがって、スイッチ制御信号SWA及びSWBがともに“L”レベルである期間は、階調電圧選択回路36から供給されるデータ赤信号、データ緑信号及びデータ青信号がどのような値であっても、各出力部56₁～56₅₅から出力される赤信号、データ緑信号及びデータ青信号S₁～S₅₅によりカラー液晶ディスプレイ1の対応するデータ電極に印加される電圧は、ハイインピーダンス状態である（図15(10)にはデータ赤信号S₁のみ示す）。次に、制御回路53から供給される増幅器制御信号VS₁が“H”レベルに立ち上がる（図示

(19)

特開2002-215108

35

略)と、図14に示すバイアス電流制御回路67において、定電流回路70が定電流動作を開始し、MOSトランジスタ78及び79がともにオフする。これにより、各出力部56、～56₂の増幅器66、～66₂を構成するMOSトランジスタ80及び81にバイアス電流が供給できる状態となる。

【0057】さらに、増幅器制御信号VS₁が“H”レベルに立ち上がると略同時に増幅器制御信号VS₂が“H”レベルに立ち上がると、バイアス電流制御回路67において、スイッチ73及び74がともにオンする。これにより、定電流回路70から供給される2個のバイアス電流のうち、一方のバイアス電流が増幅器71及びスイッチ73を介して増幅器66、～66₂のMOSトランジスタ80に高速に供給されるとともに、他方のバイアス電流が増幅器72及びスイッチ74を介して増幅器66、～66₂のMOSトランジスタ81に高速に供給される。したがって、増幅器66、～66₂は、動作状態となる。これにより、階調電圧選択回路36から供給される階調電圧は、出力回路56の対応する増幅器66、～66₂において増幅された

後、増幅器制御信号VS₁が“H”レベルに立ち上がってから所定時間後、“H”レベルに立ち上がるスイッチ制御信号SWA(図15(8)参照)によってオンされたスイッチ68、～68₂を経て、データ赤信号、データ緑信号及びデータ青信号S₁～S₃として、カラー液晶ディスプレイ1の対応するデータ電極に印加される。図15(8)には、表示データPD₁の値が「000000」である場合のデータ赤信号S₁の波形の一例を示している。この場合、図10に示すデータラッチ部54においては、表示データPD₁の値「000000」は、そのまま表示データPD₁の値として出力される。したがって、階調電圧選択部36において、MPX47が対応する表示データPD₁の値「000000」に基づいて、MOSトランジスタ48がオンし、最も電源電圧V_{DD}に近い正極性用の階調電圧V₁がデータ赤信号S₁として出力される。一方、共通電極4は、“H”レベルの極性信号POLに基づいて、図15(5)に示すように、共通電位V_{DD}を接地レベル(GND)としてカラー液晶ディスプレイ1の共通電極に印加する。したがって、ノーマリー・ホワイト型であるカラー液晶ディスプレイ1の対応する画素には黒レベルが表示される。

【0058】次に、定電流回路70から供給されるバイアス電流が安定すると、増幅器制御信号VS₂が“L”レベルに立ち下がり、これと略同時に増幅器制御信号VS₁が“H”レベルに立ち上がる。これにより、スイッチ73及び74がともにオフすると略同時に、スイッチ75及び76がともにオンし、定電流回路70から供給されるバイアス電流が直接増幅器66、～66₂のMOSトランジスタ80及び81にバイアス電流が供給され

36

るようになる。これ以降は増幅器71及び72が非動作状態となるので、バイアス電流制御回路67における消費電力をも削減することができる。そして、増幅器制御信号VS₁が“L”レベルに立ち下がると、定電流回路70が定電流動作を停止するとともに、MOSトランジスタ78及び79がともにオンして増幅器66、～66₂を構成するMOSトランジスタ80及び81へのバイアス電流の供給を停止する。また、増幅器制御信号VS₁が“L”レベルに立ち下がると略同時に増幅器制御信号VS₂が“L”レベルに立ち下がるので、スイッチ75及び76がオフする。したがって、増幅器66、～66₂は、定電流が流れず、非動作状態となる。これにより、階調電圧選択回路36から供給される階調電圧は、増幅器制御信号VS₁が“L”レベルに立ち下がると略同時に“H”レベルに立ち上がるスイッチ制御信号SW(図15(9)参照)によってオンされたスイッチ69、～69₂を経て、直接、データ赤信号、データ緑信号及びデータ青信号S₁～S₃として、カラー液晶ディスプレイ1の対応するデータ電極に印加される。この時点においては、増幅器66、～66₂から出力されるデータ信号の電圧が所定の階調電圧の値に到達しているため、スイッチ69、～69₂はその電圧を保持するためだけに用いられる。

【0059】次に、図15(1)に示すストロブ信号STBが立ち上がった時に極性信号POLが“L”レベルである場合(図15(3)参照)、出力回路56には、図15(7)及び(9)に示すように、いずれも“L”レベルのスイッチ制御信号SWA及びSWSが再び供給される。これにより、出力回路56の各出力部56、～56₂においては、スイッチ68、～68₂及び69、～69₂はいずれもオフする。したがって、スイッチ制御信号SWA及びSWSがともに“L”レベルである期間は、階調電圧選択回路36から供給されるデータ赤信号、データ緑信号及びデータ青信号がどのような値であっても、各出力部56、～56₂から出力されるデータ赤信号、データ緑信号及びデータ青信号S₁～S₃によりカラー液晶ディスプレイ1の対応するデータ電極に印加される電圧は、再びハイインピーダンス状態となる(図15(10)にはデータ赤信号S₁のみを示す)。なお、これ以降の動作については、階調電圧V₁～V₄が負極性用になる点、共通電位V_{DD}が電源電圧レベル(V_{DD})となる点、表示データPD₁～PD₄の値が(例えば、「000000」)が反転される点(例えば、値「111111」)を除けば、上記した動作と略同様であるので、その説明を省略する。

【0060】このように、この例の構成によれば、出力回路56の各出力部56、～56₂を構成する増幅器66、～66₂に、1水平同期周期のうち、画像表示に必要な略中央の約10μsecだけバイアス電流を

(20)

特開2002-215108

37

供給して動作状態とし、その前約20〜30μsec、その後約30μsecはバイアス電流を遮断して非動作状態としている。これにより、上記した第1の実施例による得られる効果の他、より一層消費電力の低減を図ることができる。1水平同期周期当たりの増幅器の動作時間が従来の場合1水平同期周期のすべて、すなわち、60〜70μsecであるに対して、この例では約10μsecであるから、単純計算で、この例による消費電力は、従来の消費電力24mW程度の約1/6〜約1/7（約3.4〜4mW）となる。なお、増幅器66₁〜66₂を動作状態とする期間は、例えば、1水平同期周期をそのままとしてバイアス電流制御回路67を駆動する周波数を高めれば、上記約10μsecよりも短縮することができる。これにより、一層消費電力を低減することができる。さらに、階調電圧選択回路36から供給される階調電圧を直接カラー液晶ディスプレイ1のデータ電極に印加する期間（スイッチ69₁〜69₂をオンさせる期間）を長くしても画質に影響がない場合は、一層消費電力を低減することができる。

【0061】C. 第3の実施例

次に、この発明の第3の実施例について説明する。図16は、この発明の第3の実施例であるカラー液晶ディスプレイ1の駆動回路の構成を示すブロック図である。この図において、図1の各部に対応する部分には同一の符号を付け、その説明を省略する。図16に示すカラー液晶ディスプレイ1の駆動回路においては、図1に示すデータ電極駆動回路32に換えて、データ電極駆動回路82が新たに設けられている。この例でも、カラー液晶ディスプレイ1の解像度が176×220画素であるとするので、そのドット画素数は、528×220画素となる。図17は、データ電極駆動回路82の構成を示すブロック図である。この図において、図2の各部に対応する部分には同一の符号を付け、その説明を省略する。図17に示すデータバッファ13及びデータラッチ34に換えて、データバッファ83及びデータラッチ16が新たに設けられている。このうち、データラッチ16は、図22に示す従来のデータラッチ16と同一構成及び同一機能であるので、その説明を省略する。データバッファ83は、制御回路50の消費電力を削減するため及び図2に示すデータラッチ34が行っていたデータの反転を行う。そのために、データバッファ83は、制御回路50から供給されるデータ反転信号INVと、制御回路33から供給される極性信号POLとに基づいて、制御回路50から供給される18ビットの表示データD_{0,0}〜D_{0,5}、D_{1,0}〜D_{1,5}、D_{2,0}〜D_{2,5}をそのまま又は反転して表示データD'_{0,0}〜D'_{0,5}、D'_{1,0}〜D'_{1,5}、D'_{2,0}〜D'_{2,5}としてデータレジスタ14へ供給する。

【0062】ここで、図18にデータバッファ83の一

38

部の構成を示す。この図において、図23の各部に対応する部分には同一の符号を付け、その説明を省略する。図18に示すデータバッファ83においては、図23に示す制御部13₁に換えて、制御部83₁が新たに設けられている。制御部83₁は、制御回路50から供給されるクロックCLKを所定時間遅延してクロックCLK₁としてデータバッファ部13_{1,1}〜13_{1,6}へ供給する。また、制御部83₁は、データ反転信号INVと極性信号POLとに基づいて、データ反転信号INV₁を生成してデータバッファ部13_{1,1}〜13_{1,6}へ供給する。データ反転信号INV₁は、図19に示す論理で表示データD_{0,0}〜D_{0,5}、D_{1,0}〜D_{1,5}、D_{2,0}〜D_{2,5}をそのまま又は反転して表示データD'_{0,0}〜D'_{0,5}、D'_{1,0}〜D'_{1,5}、D'_{2,0}〜D'_{2,5}としてデータバッファ部13_{1,1}〜13_{1,6}から出力させるための信号である。図19においては、表示データD_{0,0}〜D_{0,5}、D_{1,0}〜D_{1,5}、D_{2,0}〜D_{2,5}を表示データD_{x,x}で代表させ、表示データD'_{0,0}〜D'_{0,5}、D'_{1,0}〜D'_{1,5}、D'_{2,0}〜D'_{2,5}を表示データD'_{x,x}で代表させている。つまり、図19に示す第1段目は、以下のことを表している。すなわち、極性信号POL₁が“L”レベルであるために表示データD_{x,x}を反転する必要があるが、同時にデータ反転信号INV₁も“L”レベルであるので、制御回路50の消費電力を削減するために表示データD_{x,x}を反転する必要がある。結局、制御部83₁は、極性信号POL₁に基づき反転とデータ反転信号INV₁に基づく反転とを相殺し、“H”レベルのデータ反転信号INV₁をデータバッファ部13_{1,1}〜13_{1,6}へ供給する。これにより、データバッファ部13_{1,1}〜13_{1,6}からは正極性の表示データD'_{0,0}〜D'_{0,5}、D'_{1,0}〜D'_{1,5}、D'_{2,0}〜D'_{2,5}が出力される。同様に、図19に示す第2段目は、以下のことを表している。すなわち、極性信号POL₁が“L”レベルであるために表示データD_{x,x}を反転する必要があるが、データ反転信号INV₁は“H”レベルであり、制御回路50の消費電力を削減するために表示データD_{x,x}を反転する必要はない。結局、制御部83₁は、“L”レベルのデータ反転信号INV₁をデータバッファ部13_{1,1}〜13_{1,6}へ供給する。これにより、データバッファ部13_{1,1}〜13_{1,6}からは負極性の表示データD'_{x,x}が出力される。同様に、図19に示す第3段目は、以下のことを表している。すなわち、極性信号POL₁が“H”レベルであるために表示データD_{x,x}を反転する必要はないが、データ反転信号INV₁は“L”レベルであり、制御回路50の消費電力を削減するために表示データD_{x,x}を反転する必要がある。結局、制御部83₁は、“L”レベルのデータ反転信号INV₁をデータバッファ部13_{1,1}〜13_{1,6}へ供給する。これにより、データバッファ部13_{1,1}〜13_{1,6}からは負極性の表示データD'_{x,x}が出力され

(21)

特開2002-215108

39

40

る。同様に、図19に示す第4段目は、以下のことを表している。すなわち、極性信号POL_iが“H”レベルであるために表示データD_{x x}を反転する必要がなく、データ反転信号INVも“H”レベルであるため、制御回路50の消費電力を削減するために表示データD_{x x}を反転する必要はない。結局、制御部83は、“H”レベルのデータ反転信号INV_iをデータバッファ部13_i、13_j、13_kへ供給する。これにより、データバッファ部13_i、13_j、13_kからは負極性の表示データD_{x x}が出力される。なお、図19に示す第5段目から第8段目までは表示データD_{x x}の値が第5段目から第8段目までと異なるだけであるので、その説明を省略する。なお、この例のカラー液晶ディスプレイ1の駆動回路においては、他の構成要素の機能及び動作について上記した第1の実施例と略同様であるので、その説明を省略する。

【0063】このように、この例の構成によれば、データバッファ13には、データ反転信号INVに基づいて表示データD₀₀、D₀₁、D₁₀、D₁₁、D₂₀、D₂₁を反転する機能に加えて、極性信号POL_iに基づいて表示データD₀₀、D₀₁、D₁₀、D₁₁、D₂₀、D₂₁を反転する機能をも追加している。これにより、上記した第1及び第2の実施例のようにデータラッチ34及び54に極性信号POL_iに基づいて表示データD₀₀、D₀₁、D₁₀、D₁₁、D₂₀、D₂₁を反転する機能を持たせる場合に比べて回路規模を縮小することができる。何故なら、データラッチ34及び54が上記極性信号POL_iに基づくデータ反転機能を有する場合、部品点数の少ないデータラッチ54でも6×528個の切換手段59_i、59_jが必要となる。これに対し、この例のようにデータバッファ13が上記極性信号POL_iに基づくデータ反転機能を有する場合、切換手段24_i、24_jは28個で良く、しかもデータ反転信号INVに基づく反転機能と兼用である。したがって、実質的には、6×528個の切換手段59_i、59_jを削減することができる。

【0064】以上、この発明の実施例を図面を参照して詳述してきたが、具体的な構成はこの実施例に限られるものではなく、この発明の要旨を逸脱しない範囲の設計の変更等があってもこの発明に含まれる。例えば、上述の各実施例においては、カラー液晶ディスプレイ1の解像度や表示画面のサイズについては特に言及していないが、この発明は、液晶ディスプレイの表示画面が12～13インチ以下であって、ライン反転駆動方法やフレーム反転駆動方式を採用してもフリッカ等が目立たない液晶ディスプレイの駆動回路にも適用することができる。また、上述の各実施例の構成及び動作は、その構成及び動作において特に定限がない限り、他の実施例にも適用することができる。例えば、図2に示す構成を有するデータラッチ34と、図9に示す構成を有するデータラッ

チ54とは交換することができる。図4に示す構成を有する階調電圧発生回路35と、図11に示す構成を有する階調電圧発生回路55とも、図8に示す制御回路51がチップセレクト信号CSを生成する機能を有することを前提として交換することができる。同様に、図17に示す階調電圧発生回路35は、図11に示す構成を有する階調電圧発生回路55と交換することができる。また、図2及び図17に示す制御回路33及び出力回路19に換えて、図9に示す制御回路53及び出力回路56を設けても良い。このように構成すれば、より一層消費電力を低減することができる。さらに、上述の各実施例については、モノクロの液晶ディスプレイを駆動する駆動回路にも適用することができる。また、この発明による液晶ディスプレイの駆動回路は、表示画面が比較的小さい液晶ディスプレイを備えた携帯用電子機器にも適用することができる。具体的には、ノート型、パーム型、ポケット型等のコンピュータ、PDA、あるいは携帯電話、PHSなどの携帯用電子機器に適用することができる。

【0065】

【発明の効果】以上説明したように、この発明によれば、1水平同期周期ごと又は1垂直同期周期ごとに反転する極性信号に基づいて、デジタル映像データをそのまま出力するか、あるいは反転して出力するとともに、液晶ディスプレイの正極性及び負極性の印加電圧に対する透過率特性に適合するように予め設定された正極性用及び負極性用の複数個の階調電圧のいずれか一方の極性用の複数個の階調電圧を選択し、そのままのデジタル映像データ又は反転したデジタル映像データに基づいて、選択した極性用の複数個の階調電圧の中からいずれかの1個の階調電圧を選択し、選択した1個の階調電圧をデータ信号として対応するデータ電極に印加するように構成している。これにより、表示画面が比較的小さい表示部として用いられる液晶ディスプレイをライン反転駆動方式やフレーム反転駆動方式により駆動する場合に、消費電力を低減することができる。また、この発明によれば、階調電圧を外部に設けない場合はもちろん、設ける場合であっても、従来より少ない部品点数で階調電圧を構成することができる。また、階調電圧をICで構成した場合でも、そのチップサイズは従来に比べて小さい。また、この発明によれば、階調電圧選択回路は、電源電圧から接地電圧までにわたる複数個の階調電圧のうち、高圧側の複数個の階調電圧がそれぞれ印加される複数個のPチャンネルのMOSトランジスタと、低圧側の複数個の階調電圧がそれぞれ印加される複数個のNチャンネルのMOSトランジスタとを備え、デジタル映像データに基づいて、いずれか1個のMOSトランジスタがオンして対応する階調電圧を出力する。したがって、階調電圧選択回路を従来のようにトランスファゲートにより構成する必要がなく、素子数を約半分に削減することができ

(22)

特開2002-215108

41

42

る。したがって、プリント基板の装飾面積を削減することができるとともに、データ電極駆動回路を構成するCOG (Chip on Glass) などのICの回路規模が小さくなってチップサイズを削減することができる。これにより、上記したノート型、パーム型、ポケット型等のコンピュータ、PDA、あるいは携帯電話、PHSなど、バッテリー等により駆動される携帯用電子機器の小型化・軽量化を促進することができる。さらに、階調電圧選択回路を従来より略半分の数のMOSトランジスタで構成するので、それらの寄生容量が半減し、これに伴って階調電圧発生回路及び階調電圧選択回路における消費電力は、約半になる。これにより、上記携帯用電子機器の消費電力を削減することができ、それらの使用可能時間も長くなる。また、階調電圧発生回路に流れる充放電電流の量も時間も削減することができるので、従来のように、カラー液晶ディスプレイに表示された画面のコントラストが悪くなるということはない。また、この発明によれば、液晶セルの印加電圧-透過率特性が正極性の印加電圧の場合と負極性の印加電圧の場合とで異なることに対応して、正極性用及び負極性用の階調電圧とを出力するようにしたので、色補正を容易に行うことができ、高品質の画質を得ることができる。

【図面の簡単な説明】

【図1】この発明の第1の実施例である液晶ディスプレイの駆動回路の構成を示すブロック図である。

【図2】同回路を構成するデータ電極駆動回路32の構成を示すブロック図である。

【図3】同回路32を構成するデータラッチ34の一部の構成を示す回路図である。

【図4】同回路32を構成する階調電圧発生回路35及び極性選択回路37の構成を示す回路図である。

【図5】同回路32を構成する階調電圧選択回路36及び出力回路19の構成を示す回路図である。

【図6】同回路32を構成する、階調電圧選択回路36の一部及び出力回路19の一部の構成を示す回路図である。

【図7】同回路の動作の一例を説明するためのタイミング・チャートである。

【図8】この発明の第2の実施例である液晶ディスプレイの駆動回路の構成を示すブロック図である。

【図9】同回路を構成するデータ電極駆動回路52の構成を示すブロック図である。

【図10】同回路52を構成するデータラッチ54の一部の構成を示す回路図である。

【図11】同回路52を構成する階調電圧発生回路55及び極性選択回路37の構成を示す回路図である。

【図12】同回路52を構成する階調電圧選択回路36及び出力回路56の構成を示す回路図である。

【図13】同回路52を構成する、階調電圧選択回路36の一部及び出力回路56の一部の構成例を示す回路図

である。

【図14】同回路56を構成するバイアス電流制御回路67の構成を示す回路図である。

【図15】同回路の動作の一例を説明するためのタイミング・チャートである。

【図16】この発明の第3の実施例である液晶ディスプレイの駆動回路の構成を示すブロック図である。

【図17】同回路を構成するデータ電極駆動回路82の構成を示すブロック図である。

【図18】同回路82を構成するデータバッファ83の一部の構成を示す回路図である。

【図19】同データバッファ83を構成する制御部83に入出力される信号の論理を説明するための図である。

【図20】従来のカラー液晶ディスプレイの駆動回路の構成例を示すブロック図である。

【図21】同回路を構成する階調電圧3の構成例を示す回路図である。

【図22】同回路を構成するデータ電極駆動回路5の構成例を示すブロック図である。

【図23】同回路5を構成するデータバッファ13の一部の構成例を示すブロック図である。

【図24】同回路5を構成する階調電圧発生回路17の構成例を示す回路図である。

【図25】同回路5を構成する、階調電圧選択回路18の一部及び出力回路19の一部の構成例を示す回路図である。

【図26】同回路の動作の一例を説明するためのタイミング・チャートである。

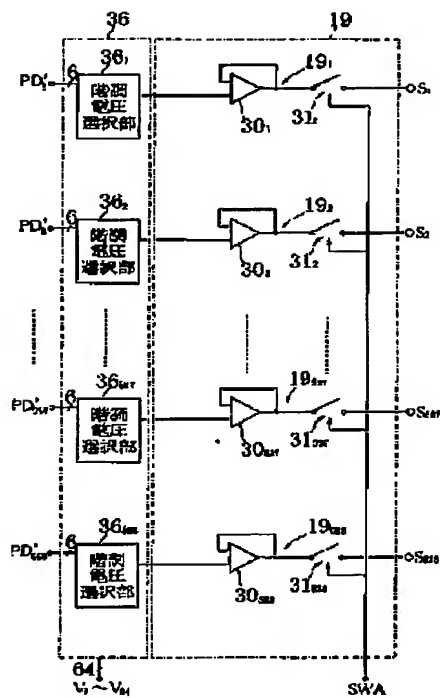
【符号の説明】

!	カラー液晶ディスプレイ
19, 56	出力回路
19 ₁ ~ 19 ₅ , 56 ₁ ~ 56 ₅	出力部
32, 52, 82	データ電極駆動回路
33, 50, 51, 53	制御回路
34, 54	データラッチ
34 ₁ ~ 34 ₅ , 54 ₁ ~ 54 ₅	データラッチ部
35, 55	階調電圧発生回路
36	階調電圧選択回路
36 ₁ ~ 36 ₅	階調電圧選択部
37	極性選択回路
38 ₁ ~ 38 ₅ , 57 ₁ ~ 57 ₅	ラッチ
39 ₁ ~ 39 ₅ , 58 ₁ ~ 58 ₅	レベルシフト
41 ₁ ~ 41 ₅	イクスクルーシブオアゲート
42 ₁ ~ 42 ₅	抵抗
43	MOSTランジスタ (第1のスイッチ)
44	MOSTランジスタ (第2のスイッチ)

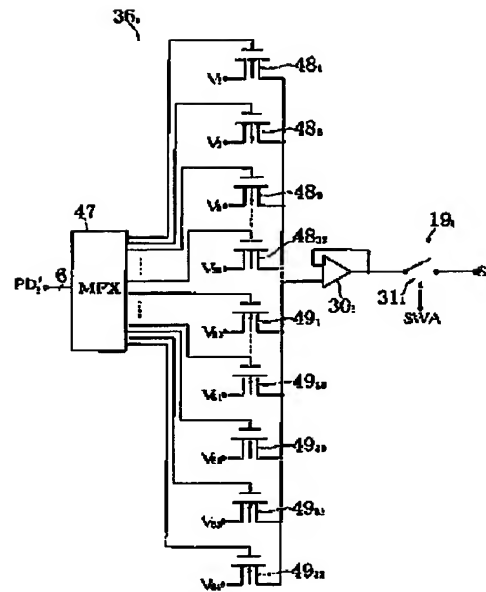
(24)

特開2002-215108

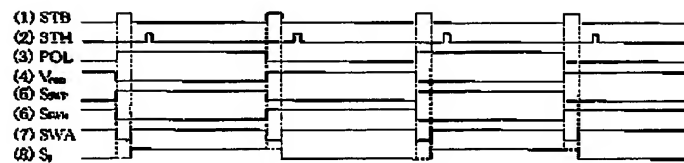
【図5】



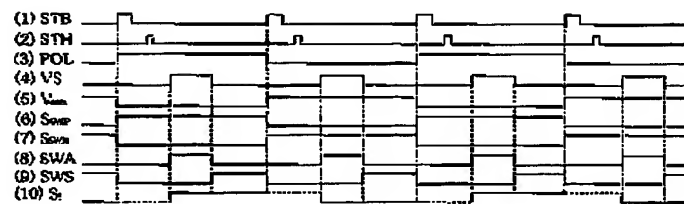
【図6】



【図7】



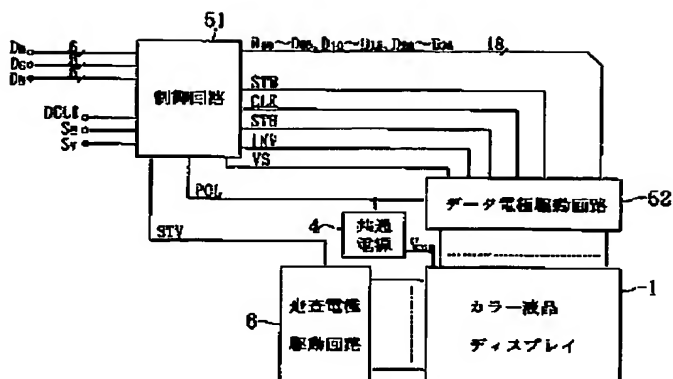
【図15】



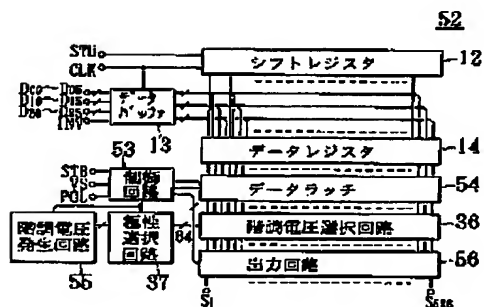
(25)

特開2002-215108

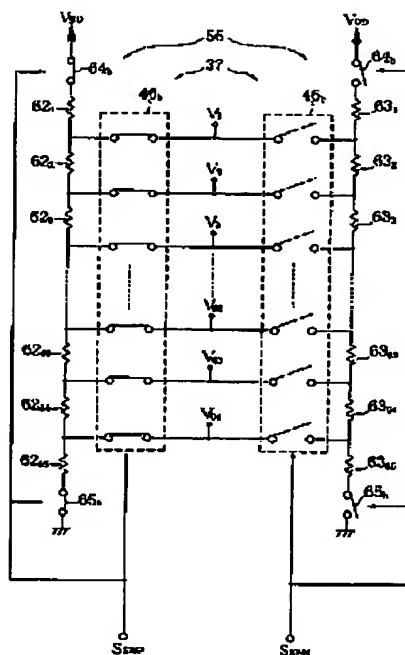
【例8】



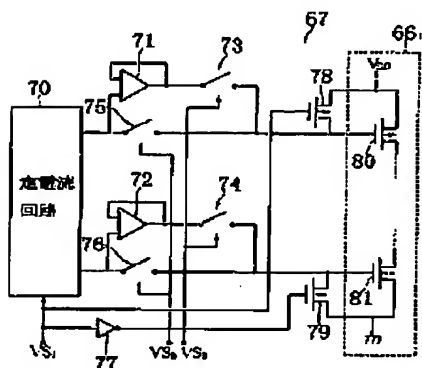
【图9】



【图 11】



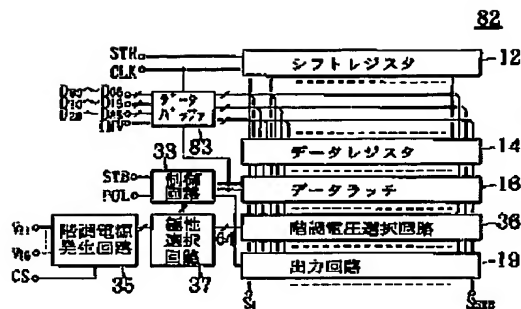
【图 14】



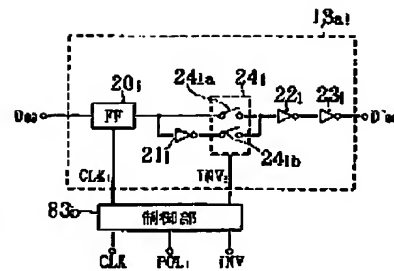
(27)

特開2002-215108

【圖 17】

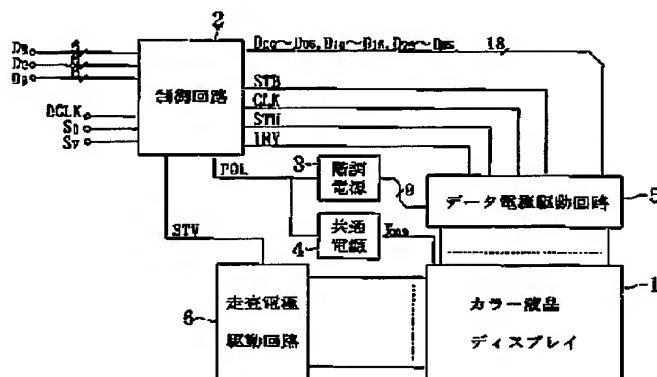


【图 18】

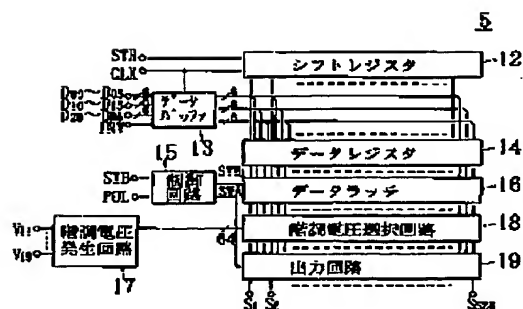


【圖23】

【圖20】



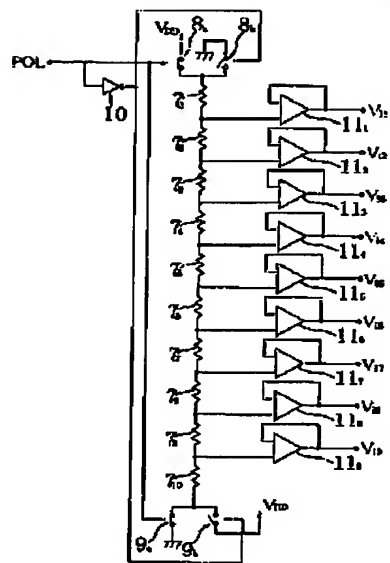
【图22】



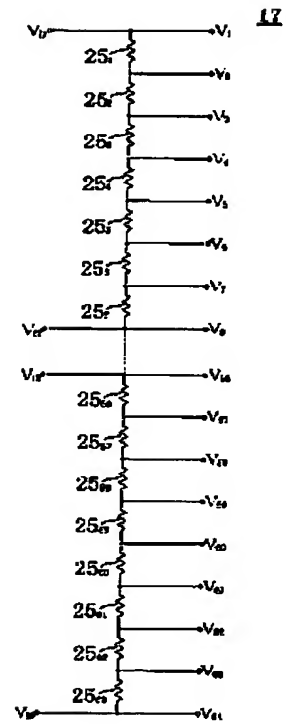
(28)

特開2002-215108

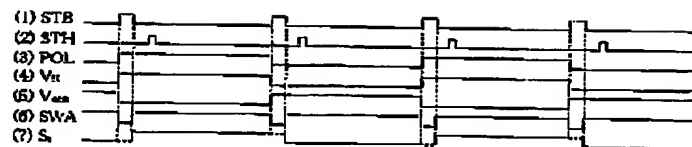
【図21】



【図24】



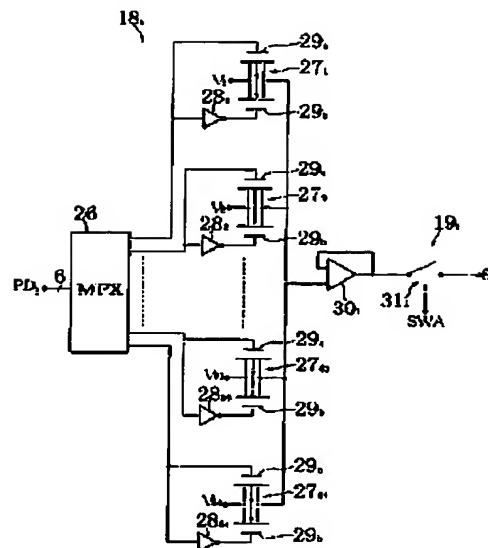
【図26】



(29)

特開2002-215108

【図25】



フロントページの続き

(51)Int.Cl.	識別記号	F I	サーチコード(参考)
G 0 9 G 3/20	6 2 1	G 0 9 G 3/20	6 2 1 B
	6 2 3		6 2 3 E
	6 8 0		6 8 0 T

F ターム(参考) ZH093 NA32 NA33 NA51 NC03 NC16
 NC22 NC26 NC29 NC34 NC35
 ND04 ND06 ND39
 SC006 AA16 AC24 AC27 AC28 AF42
 AF44 BB12 BC12 BF03 BF04
 BF25 BF26 BF34 BF43 FA47
 SC080 AA10 BB05 DD26 EE29 FF12
 JJ02 JJ03 JJ04 KK07